

簡介

本應用筆記主要針對Holychip的HC16P122A1/B1晶片在應用過程中常遇到的一些問題進行講述及相關使用注意事項說明。

- 本應用筆記適用晶片：HC16P122A1、HC16P122B1 系列晶片。
- 相關數據手冊、工具及技術文檔下載網址：<http://www.holychip.cn/>。

目錄

1	電源.....	3
2	時鐘.....	3
3	WDT.....	3
4	定時器.....	3
5	ADC.....	4
6	端口、OPTION.....	5
7	中央處理器.....	5
8	中斷.....	5
9	工具使用.....	6
10	版本說明.....	7

1 電源

1. 為保證系統穩定性，建議在晶片 VDD、GND 之間接一個等於或大於 0.1 μ F 的電容。

2 時鐘

1. PORTB7 (OSCI) / PORTB6 (OSCO) 支持高低頻晶振，PORTB1 (LOSCI) / PORTB0 (LOSCO) 僅支持低頻晶振；當使用外部晶振作為時鐘時，應使晶體振盪器離引腳的距離盡可能短，這樣有助於晶體振盪器的起振和振盪。
2. 選擇晶片配置字注意事項，在系統允許的情況下，儘量選用較低系統時鐘頻率，有利於降低系統功耗和提升系統電磁相容性，強干擾情況下，建議開啟 WDT 功能。

3 WDT

1. 主程序中有一次清看門狗的動作，這種架構能夠最大限度的發揮看門狗的保護功能。看門狗的使能邏輯：看門狗使能 = 看門狗配置字使能 & 看門狗軟體使能 (WDTENS=1)，不建議在中斷程式中對看門狗進行清零，否則無法監控主程序跑飛情況。
2. 因為 WDT 定時器的時鐘源與系統主時鐘無關，所以，即使系統進入休眠模式，WDT 定時器仍會工作，但在休眠模式下 WDT 只能產生喚醒信號，並不會產生複位信號。在正常工作下，當 WDT 計數溢出時，晶片複位。

4 定時器

1. T1 為 16 位計時器，在溢出中斷重新賦值時應先 T1H，後 T1L，避免 T1L 在操作中的進位被覆蓋；清空時則應先 T1L 後 T1H，避免 T1L 進位意外進入 T1H 造成清空失敗；Timer1 工作於同步計數器模式和同步定時喚醒模式時，不能喚醒 SLEEP 或綠色模式。

2. 在捕捉模式下，CCPx 引腳必須由相應的方向控制器設定為輸入方式；當一個捕捉事件發生後，硬體自動將 CCPx 的中斷標誌位 CCPxIF 置 1，表示產生了一次 CCPx 捕捉中斷。CCPxIF 位必須用軟體重新清零。當 CCPRx 寄存器中的值還未被程式讀取，而又發生了另一個新的捕捉事件時，原先的值將被新的值覆蓋掉；在捕捉模式下，Timer1 必須運行在定時器模式或同步計數器模式。

3. 當選擇產生特殊事件觸發信號時，如果 ADC 被使能，則啟動一次 ADC 轉換（僅限於 CCP1）。在此模式下 CCPx 模組不會對 CCPx 引腳進行控制；在比較模式下，CCPx 引腳必須由相應寄存器設定為輸出模式，以便作為比較器的輸出端使用；應該注意的是，如果對控制寄存器 CCPxCON 進行重新賦值，將會迫使 CCPx 引腳輸出一個默認的低電平，而這並非是正常的比較輸出結果。

5 ADC

1. ANSELL、ANSELH 上電初始值為 B' 1111 1111'，即作為模擬輸入。無論是否應用到 AD，均需要在上電後，對 IO 操作之前按需配置，否則 IO 口可能無法受控於對應的端口寄存器，狀態將不確定。

2. AN5 為內部 1/4VDD 輸入通道，外部沒有輸入引腳。可作為電池系統的電池檢測器；ADC 所採集數據，當選擇存放格式為左對齊時，ADC 精度只能為 12 位，高 8 位存放在 ADRESH 寄存器中，低 4 位存放在 ADRESL 寄存器的高 4 位上。當選擇存放格式為右對齊時，ADC 精度只能為 10 位，高 2 位存放在 ADRESH 的低 2 位上，低 8 位存放在 ADRESL 上。

3. 使能ADEN後（不是使能ADON），系統必須延遲一定的時間（視外部輸入信號而定）等待ADC電路穩定；為保證ADC轉換精度，晶片VDD電壓應高於所選ADC內部參考電壓（4V/3V/2V/1.2V）0.7V以上。

4. ADCON1 寄存器的低四位 Bit3~Bit0 如果全為 0，功耗會比一般情況偏大。在 sleep 模式下為保證系統的低功耗，請避免將 ADCON1 寄存器的低四位 Bit3~Bit0 全設置為 0。

6 端口、OPTION

1. PORTB5 端口為開漏輸出端口，方向寄存器 TRISB[5]控制端口輸入/輸出模式；PORTB5 端口為 OD 端口，可正常輸出低電平；無法正常輸出高電平，若需輸出高電平則需要外接上拉電阻。
2. 燒錄上位機 HC16P122B1 選擇 OPTION 時，硬體配置選項應選 12xL 配置，不要選擇使能應急燈硬體配置。

7 中央處理器

1. 數據查表：數據表寬度為 8 位，當 PCL 與 W 的加運算有進位時，進位將被捨棄，數據表溢出，將造成查表混亂；故表頭儘量放在數據頁前端，以免數據表溢出，TABBUF 的值不得大於表長，否則將造成運行混亂。
2. 壓棧級數請勿超過 8 級，超過 8 級壓棧將導致堆疊溢出，溢出後堆疊指針迴圈，新的壓棧將覆蓋原堆疊內容。

8 中斷

1. 如要允許 PORTx 口電平變化中斷必須將 IOCx 的對應端口的位置 1，PORTx 電平變化中斷中，在清零 RxIF 之前必須執行 PORTx 端口讀操作。
2. 在所有中斷中，GIE 都必須處於使能狀態。

3. 程式中使能兩個以上的中斷源時，程式需對發生中斷的中斷源進行判斷，從而執行相應的服務程式；需要軟體清空對應的中斷標誌；RETFIE 指令將自動使能 GIE，請勿在中斷服務副程式中用其他指令使能 GIE，以免造成中斷回應混亂。

9 工具使用

請參考《HC-ICD V4.0_工具用戶手冊》、《HC-PM18_工具用戶手冊》。

10 版本說明

版本	日期	描述
V1.00	2021/01/12	初版

HOLYCHIP公司保留對以下所有產品在可靠性、功能和設計方面的改進作進一步說明的權利。

HOLYCHIP不承擔由本手冊所涉及的產品或電路的運用和使用所引起的任何責任，HOLYCHIP的產品不是專門設計來應用於外科植入、生命維持和任何HOLYCHIP產品產生的故障會對個體造成傷害甚至死亡的領域。如果將HOLYCHIP的產品用於上述領域，即使這些是由HOLYCHIP在產品設計和製造上的疏忽引起的，用戶應賠償所有費用、損失、合理的人身傷害或死亡所直接或間接所產生的律師費用，並且用戶保證HOLYCHIP及其雇員、子公司、分支機構和銷售商與上述事宜無關。

芯聖電子

2021 年 1 月