

HC18P015A0

数据手册

8引脚8位

I/O型OTP单片机

目录

1 产品简介	5
1.1 功能特性	5
1.2 引脚图	7
1.3 引脚描述	7
2 中央处理器（CPU）	9
2.1 存储器	9
2.1.1 程序存储器（OTPROM）	9
2.1.2 通用数据存储器（RAM）	9
2.1.3 特殊功能寄存器（SFR）	10
2.1.4 芯片配置选择	13
2.2 寻址模式	14
2.2.1 立即寻址	14
2.2.2 直接寻址	14
2.2.3 间接寻址	14
2.3 堆栈	14
3 系统时钟	15
3.1 概述	15
3.2 系统高频时钟	15
3.2.1 内部高频 RC	15
3.3 系统低频时钟	16
3.3.1 内部低频 RC 振荡器	16
4 复位	17
4.1 概述	17
4.2 上电复位	18
4.3 WDT 复位	18
4.4 欠压复位	19
4.4.1 欠压复位的产生	19
4.4.2 工作死区	19
4.4.3 工作死区与工作频率的关系	20
4.4.4 死区防护	20
4.5 外部复位	20
4.5.1 二极管 RC 复位电路	21
4.5.2 电压偏置复位电路	21
5 系统工作模式	22
5.1 概述	22
5.2 休眠模式	23
5.3 高低频时钟切换	23
5.4 唤醒时间	24
5.5 寄存器 OSCCON	25
6 中断	26

6.1 概述	26
6.2 中断请求和标志寄存器	26
6.3 GIE 全局中断	27
6.4 中断保护	27
6.5 TIMER0 中断	27
6.6 INTO 中断	27
6.7 端口电平变化中断	28
6.8 TIMER1 中断	28
6.9 PWM3 中断	28
6.10 LVD 中断	29
7I/O 端口	30
71I/O 端口模式	30
72I/O 上拉模式	30
73I/O 下拉模式	30
74I/O 开漏模式	31
75I/O 端口数据寄存器	31
8 定时器	32
8.1 看门狗定时器	32
8.2TIMER0 定时/计数器	33
8.3TIMER1 定时/计数器	35
8.3.1 功能概述	35
8.3.2T1 使用操作说明	35
8.3.3T1 相关寄存器	35
9PWM3	39
9.1PWM3 输出模式	39
9.1.1 互补输出模式	39
9.1.2 独立输出模式	39
9.2PWM3 相关寄存器	39
9.2.1 PWM3 控制寄存器	39
9.2.2 PWM3 周期、占空比、死区寄存器	43
10LVD/CMP	44
11RFC 功能	48
12 指令表	50
13 电气特性	51
14 开发工具	53
14.1 OTP 烧录器 (HC-PM18)	53
14.2 HC-IDE	53
15 封装信息	54
15.1 SOP8	54
15.2 SOT23-6	55

16 数据手册版本修正记录.....56

1 产品简介

HC18P015A0是一颗采用高速低功耗CMOS工艺设计开发的8位高性能精简指令单片机，内有1K*14位一次性可编程ROM（OTP-ROM），64*8位的数据存储器（RAM），一组双向I/O口，2个8位定时器/计数器，5路PWM，多级LVD检测。这款单片机可以广泛应用于简单控制和小家电等产品。

1.1 功能特性

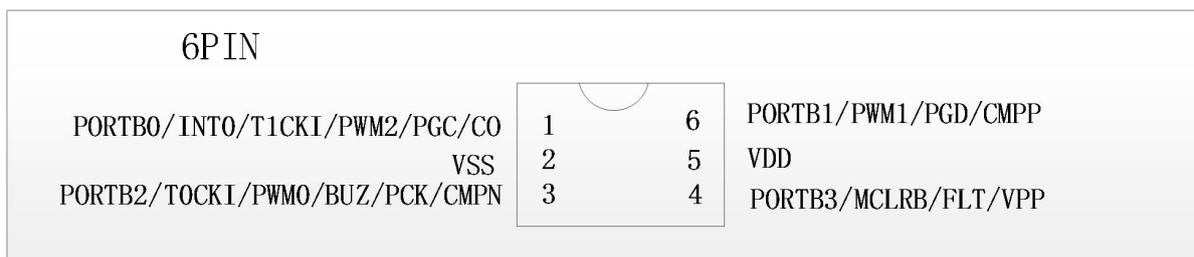
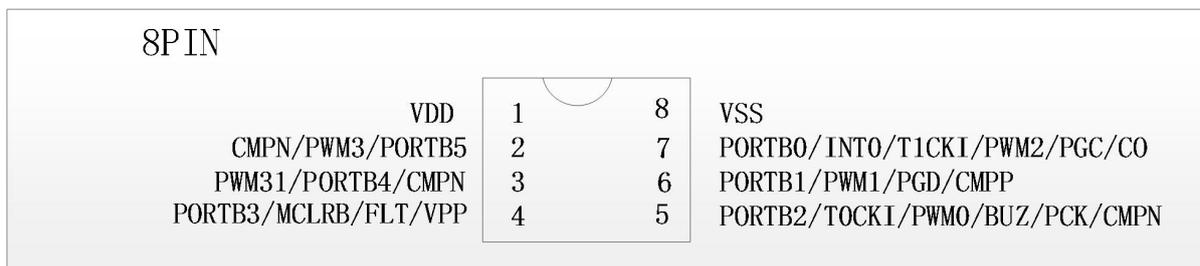
- ◆ **存储器配置**
 - 程序存储器（OTP ROM）空间：1K*14位/0.5K*14位
 - 数据存储器（RAM）空间：64*8位
- ◆ **强大的指令系统**
 - 时钟系统可设（2T/4T）
 - 39条高性能精简指令
 - 大部分指令皆可在一个机器周期完成
 - 支持立即、直接和间接寻址模式
- ◆ **5级堆栈缓冲器**
- ◆ **I/O引脚配置**
 - 所有IO口均具有可编程的上下拉、开漏输出控制
 - 输入输出双向端口：PORTB<5:0>
 - 单向输入端口：PORTB<3>与复位引脚复用
 - 具有唤醒功能的电平变化中断端口：PORTB，可通过IOCB独立配置
 - 具有唤醒功能的外部中断引脚：PORTB<0>，可设置触发边沿
- ◆ **BOR**
 - 8级低电压复位
 - 系统VDD在未达到BOR点以上时，系统功耗小于1 μ A
- ◆ **LVD**
 - 多级电压检测
 - 可编程设置检测VDD或端口比较
- ◆ **中断**
 - 定时器中断：Timer0和Timer1
 - INT0外部中断
 - 端口电平变化中断
 - LVD中断
 - PWM3中断
- ◆ **定时器**
 - 看门狗计数器（WDT）
 - 1个8位定时器
 - 1个带有蜂鸣器和3个PWM功能的8位定时器
 - 可输出系统时钟
- ◆ **PWM3**
 - 1组8位带死区控制互补PWM
 - 具有故障检测功能
 - 可独立编程输出两路PWM
- ◆ **系统时钟**

- 内建高精度16MHz RC时钟
- 内建32KHz低频RC时钟
- ◆ 工作模式
 - 高频模式
 - 低频模式
 - 绿色模式
 - 休眠模式（可开启/关闭BOR）
- ◆ 复位
 - 上电复位(POR时间可选，最小支持140μs)
 - BOR欠压复位
 - 外部端口复位
 - WDT溢出复位
- ◆ 封装
 - DIP8/SOP8
 - SOT23-6

使用注意事项:

1. VDD 在 1.3v 左右及以上时，如果 VPP 大于 VDD2.5V，芯片会进入测试模式，所以应用上请避免 VDD 和 VPP 同时上电，VDD 先上电芯片工作后，再上 VPP 不会进入测试模式。
2. 当关闭 BOR 和 CMP 功能进入休眠模式后再次唤醒后，如果需要打开 BOR，请先打开 CMP 功能后，延时 100us 待 VBG 电路稳定后再打开 Bor，否则 VBG 电路会过充导致芯片 BOR 复位。

1.2 引脚图



1.3 引脚描述

脚位	名称	类型	说明
1	VDD	P	电源输入
2	PORTB5	I/O	输入/输出口，带可编程上/下拉电阻，开漏输出
	PWM3	O	PWM3 输出口
	CMPN	I	比较器反相输入端
3	PORTB4	I/O	输入/输出口，带可编程上拉/下拉电阻，开漏输出
	PWM31	O	PWM31 输出口
	CMPN	I	比较器反相输入端
4	PORTB3	I	输入口，带可编程上/下拉电阻，开漏输出
	MCLR/B	I	复位输入口，内部上拉电阻自动生效，且为施密特结构
	VPP	P	编程高压电源输入
	FLT	I	PWM3 的故障检测输入口
5	PORTB2	I/O	输入/输出口，带可编程上/下拉电阻，开漏输出
	TOCKI	I	Timer0 外部计数时钟输入口
	PCK	O	内部高频 RC 振荡频率输出
	PWM0	O	PWM0 输出
	BUZ	O	蜂鸣器输出
	CMPN	I	比较器反向端输入
6	PORTB1	I/O	输入/输出口，带可编程上拉电阻/下拉电阻，开漏输出
	PGD	I/O	编程数据口
	PWM1	O	PWM1 输出
	CMPP	I	比较器正向端输入

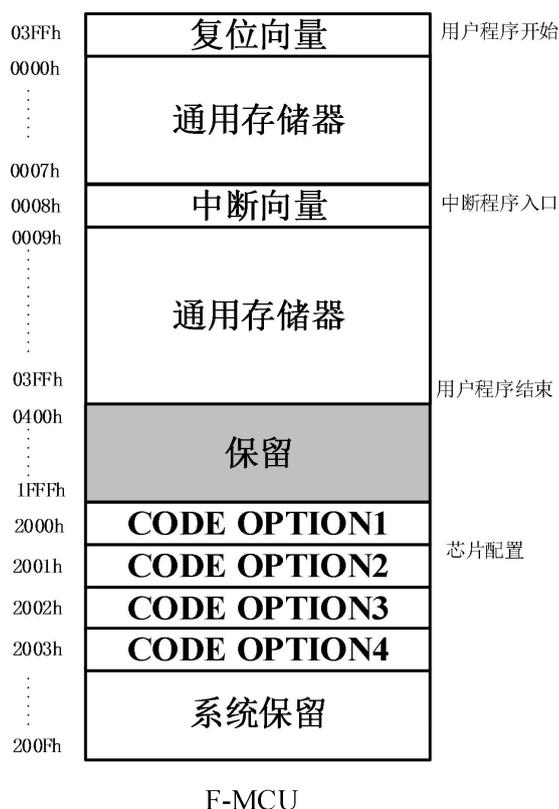
7	PORTB0	I/O	输入/输出口，带可编程上拉电阻/下拉电阻，开漏输出
	INT0	I	外部中断输入口
	PGC	I	编程时钟输入口
	TICKI	I	T1 时钟输入
	PWM2	O	PWM2 输出
	CO	O	比较器输出
8	VSS	P	电源地

注: I = 输入 O = 输出 I/O = 输入/ 输出 P = 电源

2 中央处理器（CPU）

2.1 存储器

2.1.1 程序存储器（OTP ROM）



特别说明：当选择 ROM SIZE 选择 0.5K 时注意起始地址。

2.1.2 通用数据存储器（RAM）

共有64个通用寄存器（GPR），分在Bank0存储区。

地址	寄存器
00H~0FH	SFR
10H~3FH	GPR
40H~5AH	SFR
60H~6FH	GPR

特别说明：其中07H地址为GPR 增加16个GPR

2.13 特殊功能寄存器 (SFR)

地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
00h	INDF	间接寻址寄存器 (不是实际存在的物理寄存器)							
01h	T0	Timer0 计数寄存器							
02h	PCL	程序计数器 (PC) 低字节							
03h	STATUS	RST	GP1	GP0	TO	PD	Z	DC	C
04h	FSR	-	间接寻址地址指针						
06h	PORTB	-	-	PORTB5	PORTB4	PORTB3	PORTB2	PORTB1	PORTB0
07h	GPR	通用寄存器							
08h	PCON	CMPOF	LVDSEL5	LVDSEL4	LVDSEL3	LVDSEL2	LVDSEL1	LVDSEL0	CMPEN
09h	IOCB	-	-	IOCB5	IOCB4	IOCB3	IOCB2	IOCB1	IOCB0
0Ah	PCLATH	-	-	-	-	-	程序计数器高 2 位缓存器		
0Bh	PDCON	-	-	PDB5	PDB4	PDB3	PDB2	PDB1	PDB0
0Ch	ODCON	-	-	ODB5	ODB4	DOB3	ODB2	ODB1	ODB0
0Dh	PHCON	-	-	PHB5	PHB4	PHB3	PHB2	PHB1	PHB0
0Eh	INTECON	GIE	-	-	-	-	INTE	PBIE	TOIE
0Fh	INTFLAG	-	-	-	-	CMPF	INTF	PBIF	TOIF
40h	RFC_CTRL	GP	GP	GP	TM1CLKIO	RFCEN	RFC2	RFC1	RFC0
41h	OPTION	WDTEN	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
46h	TRISB	-	-	TRISB 5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB 0
48h	PWMCON	PWM0OE	PWM1OE	PWM2OE	PWMCK	PWMMD	PWMINV	PWM1E	PWM2E
49h	PWM1P	PWM1 占空比控制寄存器							
4Ah	PWM2P	PWM2 占空比控制寄存器							
4Bh	T0CR	T0CK	-	-	-	-	-	T1IE	T1IF
4Ch	T1CON	T1EN	PWM0E	BUZ	T1CK1	T1CK0	T1PR2	T1PR1	T1PR0
4Dh	T1	Timer1 计数寄存器							
4Eh	TILOAD	Timer1 重载寄存器							
4Fh	PWM0P	PWM0 占空比控制寄存器							
50h	OSCCON	T0OSCEN	GP	GP	GP	GP	GP	HXEN	SCS
51h	CMPCR	CPNIS[2:0]			COEN	CMPWK	CMP1E	CMP1ES	CPPIS
54h	PWM3EN	-	FLT_MODE		EFLT	PWM3M	PWM31_OE N	PWM3_OEN	PWM3_EN
55h	PWM3C	PWM3IE	PWM3IF	FLTS	FLTC	PWM3S[1:0]		PWM3CK[1:0]	
56h	PWM3P	PWM3P[7:0]							
57h	PWM3D	PWM3D[7:0]							
58h	PWM3DT	PWM3DT[7:0]							
59h	AUXR	POR	BOR	BOREN	GP	GP	RCTRMEN	-	-
5Bh	HIRCTRM	内部高频时钟调整寄存器							

注:

大于 40H 地址仅可使用直接寻址模式进行读写操作。

2.1.3.1 寄存器INDF

INDF不是物理寄存器，对INDF寻址实际上是对FSR指向的数据存储器地址进行访问，从而实现间接寻址模式。

2.1.3.2 寄存器FSR

间接寻址指针FSR

04h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
FSR	-	间接寻址数据指针						
R/W	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	1	0	0	0	0	0	0	0

2.1.3.3 程序计数器

程序计数器（PC）为10位宽，低字节来自可读写的PCL寄存器，高字节（PC[9:8]）不可读写，可通过PCLATH寄存器间接写入。如果对PCL进行赋值，PCLATH也不会改变。

程序计数器高2位

0Ah	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PCLATH	-	-	-	-	-	-	程序计数器高2位	
R/W	-	-	-	-	-	-	R/W	R/W
POR的值	-	-	-	-	-	-	0	0

程序计数器低8位

02h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PCL	程序计数器低8位							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	0/1	0/1	0/1	0/1	0/1	0/1	0/1	0/1

程序存储器指针（PC）的操作模式

- 顺序执行指令：PC+1 → PC
- 分支指令 GOTO/CALL：INST[9:0]（指令码低10位）→ PC
- 子程序返回指令 RETRUN/RETLW/RETFIE：TOS（堆栈栈顶）→ PC
- ADDWF PCL, F
F-MCU: PCLATH[9:8], ALU[7:0]（ALU运算结果）→ PC
- 其它PCL作为目的操作数指令
F-MCU: PCLATH[9:8], ALU[7:0] → PC

2.1.3.4 寄存器STATUS

STATUS寄存器包含ALU的算术状态、复位状态和寄存器的存储区选择位。

03h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
STATUS	RST	GP1	GP0	TO	PD	Z	DC	C
R/W	R/W	R/W	R/W	R	R	R/W	R/W	R/W
POR的值	0	0	0	1	1	x	x	x

- Bit [7] RST: 唤醒源标志
1 = 芯片通过 PORTB 变化唤醒(复位/SLEEP 指令)
0 = 芯片通过其它复位唤醒
- Bit [6:5] 通用寄存器位
- Bit [4] TO: 超时位
1 = 上电、执行了 CLRWDT 指令或 SLEEP 指令
0 = 发生了 WDT 溢出
- Bit [3] PD: 掉电位
1 = 上电或执行了 CLRWDT 指令
0 = 执行了 SLEEP 指令
- Bit [2] Z: 结果为零位
1 = 算术或逻辑运算的结果为零
0 = 算术或逻辑运算的结果不为零
- Bit [1] DC: 半进位/借位位
1 = 加法运算时低四位有进位/减法运算时没有向高四位借位
0 = 加法运算时低四位没有进位/减法运算时有向高四位借位
- Bit [0] C: 进位/借位位
1 = 加法运算时有进位/减法运算时没有借位发生/移位后移出逻辑 1
0 = 加法运算时没有进位/减法运算时有借位发生/移位后移出逻辑 0

2.1.3.5 寄存器AUXR

59h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
AUXR	POR	BOR	BOREN	GP	GP	RCTRMEN	-	-
R/W	-	-						
POR的值	q	q	1	0	0	0	-	-

注: q = 取值视条件而定

- Bit [7] POR: 上电复位状态位
1 = 非上电复位
0 = 发生了上电复位 (需要软件置1)
- Bit [6] BOR: 欠压复位状态位
1 = 未发生欠压复位
0 = 发生了欠压复位 (需要软件置1)
- Bit [5] BOREN:欠压复位使能
1=使能欠压复位
0=禁止欠压复位
- Bit [4:3] GP: 通用功能寄存器位
- Bit [2] RCTRMEN: 内部高频RC软件校准使能位
1=允许内部高频RC软件校准
0=禁止内部高频RC软件校准

2.1.4 芯片配置选择

2.1.4.1 HC18P015A0配置表

芯片配置	配置选择	说明
BOR电压	1.5V	复位电压设置为1.5V
	1.8V	复位电压设置为1.8V
	1.9V	复位电压设置为1.9V
	2.0V	复位电压设置为2.0V
	2.2V	复位电压设置为2.2V
	2.4V	复位电压设置为2.4V
	3.0V	复位电压设置为3.0V
	3.6V	复位电压设置为3.6V
外部复位使能	屏蔽, 做输入	屏蔽外部复位功能, PORTB3/MCLR作为输入管脚
	使能外部复位	使能外部复位功能, PORTB3/MCLR作为外部复位管脚
时钟模式	4T	1个指令周期由4个内部RC振荡器时钟组成
	2T	1个时钟周期由2个内部RC振荡器时钟组成
WDT溢出时间及POR时间	TWDT0	PWRT=9ms; TWDT(no Prescaler)=18ms
	TWDT1	PWRT=2.2ms; TWDT(no Prescaler)=4.5ms
	TWDT2	PWRT=144ms; TWDT(no Prescaler)=288ms
	TWDT3	PWRT=36ms; TWDT(no Prescaler)=72ms
	TWDT4	PWRT=140μs; TWDT(no Prescaler)=18ms
	TWDT5	PWRT=140μs; TWDT(no Prescaler)=4.5ms
	TWDT6	PWRT=140μs; TWDT(no Prescaler)=288ms
	TWDT7	PWRT=140μs; TWDT(no Prescaler)=72ms
WDTE	屏蔽WDT	屏蔽芯片内嵌硬件看门狗功能
	使能WDT	使能芯片内嵌硬件看门狗功能(仍可通过软件屏蔽)
加密功能使能	不加密	屏蔽代码加密功能
	加密	使能代码加密功能
输出管脚读入	读管脚	从芯片管脚读入
	读寄存器	从端口寄存器读入
输入管脚施密特	使能施密特	使能输入端口施密特功能
	屏蔽施密特	屏蔽输入端口施密特功能
兼容MCU	F-MCU	兼容F MCU
端口SMT阈值选择	0.7VDD/0.3DD	选择0.7VDD/0.3DD
端口非SMT阈值选择	0.3VDD	选择0.25VDD
PORTB3端口模式选择	输入/开漏输出口	PORTB3配置为输入/开漏输出口
	输入口	PORTB3仅为输入口
振荡器模式选择	内部低频RC振荡器: 32KHz	
	内部高频RC振荡器	
上/下拉电阻选择	120kΩ	
高频内部RC频率	16MHz	内部RC振荡器频率为16MHz
	8MHz	内部RC振荡器频率为8MHz
	4MHz	内部RC振荡器频率为4MHz
	2MHz	内部RC振荡器频率为2MHz

	1MHz	内部RC振荡器频率为1MHz
	500KHz	内部RC振荡器频率为500KHz
	455KHz	内部RC振荡器频率为455KHz
	32KHz	内部RC振荡器频率为32KHz
	62.5KHz	内部RC振荡器频率为62.5KHz
高频内部RC分频	1:1	所选内部高频RC 1分频
	1:2	所选内部高频RC 2分频
	1:4	所选内部高频RC 4分频
	1:8	所选内部高频RC 8分频
	1:16	所选内部高频RC 16分频
	1:32	所选内部高频RC 32分频
	1:64	所选内部高频RC 64分频
	1:128	所选内部高频RC 128分频

2.2 寻址模式

HC18P015A0 共有三种寻址方式：立即寻址、直接寻址和间接寻址模式。

2.2.1 立即寻址

立即数参与运算的寻址方式。

2.2.2 直接寻址

寄存器参与运算的寻址方式。

2.2.3 间接寻址

由指针 FSR 指向的寄存器参与运算的寻址方式。INDF 寄存器不是物理寄存器，对 INDF 寄存器操作可以实现间接寻址。

2.3 堆栈

HC18P015A0具有一个5级深度的硬件堆栈，堆栈指针不能读写。当执行CALL指令或由于中断导致程序跳转时，PC值会被压入堆栈；当执行RETURN、RETLW或RETFIE指令时，PC值从堆栈弹出。

3 系统时钟

3.1 概述

HC18P015A0内带双时钟系统：高频时钟和低频时钟。高频时钟的时钟源由内部16MHz RC 振荡电路（RC 16MHz）提供。低频时钟的时钟源则由内部低频RC振荡电路（RC 32KHz@5V）提供。两种时钟都可作为系统时钟源Fosc。OSCCON寄存器的SCS位控制高频时钟和低频时钟之间切换。

- 高频模式： $F_{cpu} = F_{sys} / N$ ，N = 2或4，时钟模式选择决定N的值。
- 低频模式： $F_{cpu} = F_{sys} / N$ ，N = 2或4，时钟模式选择决定N的值。
 - Fosc： 时钟源频率
 - Fsys： 系统时钟频率
 - Fcpu： 指令时钟频率

3.2 系统高频时钟

系统高频时钟为内部高频 16M RC。

3.2.1 内部高频 RC

内置高频 RC 振荡器有 16MHz、8MHz、4MHz、2MHz、1MHz、500KHz、455KHz、62.5KHz、32KHz 九种可选。

制造工艺决定了不同芯片的 RC 振荡器频率会有不同，即使每个芯片的 RC 振荡器频率在烧录时已经被烧录器校准到 1%（25°C，VDD=5.0V），其中烧录器校准值写到 OPTION 的 0x2001 地址的低 6 位。

59h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
AUXR	POR	BOR	BOREN	GP	GP	RCTRMEN	-	-
R/W	-	-						
POR的值	q	q	0	0	0	0	-	-

注： q = 取值视条件而定

- Bit [2] RCTRMEN： 内部高频RC软件校准使能位
 1=允许内部高频RC软件校准
 0=禁止内部高频RC软件校准

内部高频时钟调整寄存器

5Bh	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
HIRCTRM	-	-	内部高频时钟调整寄存器					
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	-	-	q	q	q	q	q	q

Bit [5:0] 内部高频 RC 振荡器频率调整位（用户必须先使 RCTRMEN=1，频率调整才会生效）

校准过程：

- 1、先读 HIRCTRM，得到烧录器校准该颗芯片后写入的原始校准值。
- 2、根据 IRC 校准曲线和 IRC 随 VDD 变化曲线计算需要调整 IRC 的校准值。
- 3、然后使能 RCTRMEN，对 HIRCTRM 进行写操作，IRC 调整在下一个指令周期才生效。

特别说明：

- 1、只有在先使能 RCTRMEN，再写入 HIRCTRM 的情况下，IRC 调整在下一个指令周期才生效。
- 2、当用户有效调整过 IRC 校准值后，即使将 RCTRMEN 禁止，当前 IRC 也会以上一次的校准为准。
- 3、当系统产生复位后，HIRCTRM 的值为烧录器校准该颗芯片时写入的原始校准值。
- 4、系统初次上电复位后，如果 RCTRMEN=0，则 IRC 以原始校准值为当前校准值。

3.3 系统低频时钟

低频时钟有两种选择，通过低频时钟选择配置字来选择内部低频 RC（32KHz）或者外部低频晶体振荡器。

3.3.1 内部低频 RC 振荡器

内部低频 RC 振荡器的频率为 32KHz，除可供 WDT 使用外，也可以提供给系统使用。

4 复位

4.1 概述

HC18P015A0 共有四种复位方式：

- 上电复位（POR）
- 外部复位（MCLR Reset，仅在外外部复位引脚处于使能状态）
- 欠压复位（BOR）
- 看门狗定时器复位（WDT Reset）

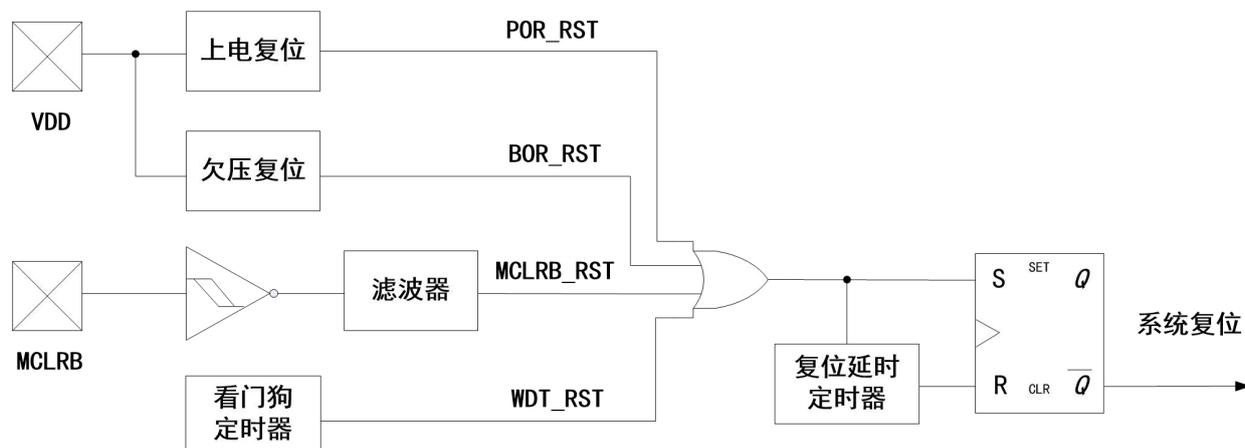
当上述任何一种复位产生时，系统进入复位状态，所有的特殊功能寄存器被初始化，程序停止运行，同时程序计数器（PC）清零。经过上电延时定时器延时后，系统结束复位状态，程序从 000h/3FFh 地址开始执行。STATUS 寄存器的 Bit4（TO 位）及 AUXR 寄存器的 Bit6（BOR 位）、Bit7（POR 位）显示系统复位状态信息，可通过这 3 个标志位判断复位来源，从而控制系统的运行路径。

特殊功能寄存器复位状态：

TO	POR	BOR	复位方式	说明
1	0	x	上电复位	电源上电
u	u	0	欠压复位	电源电压低于LVR电压点
u	u	u	外部复位	外部复位管脚低电平
0	u	u	看门狗定时器复位	运行模式下，看门狗定时器溢出

注：u = 保持与复位前不变，x = 未知

复位电路示意图：



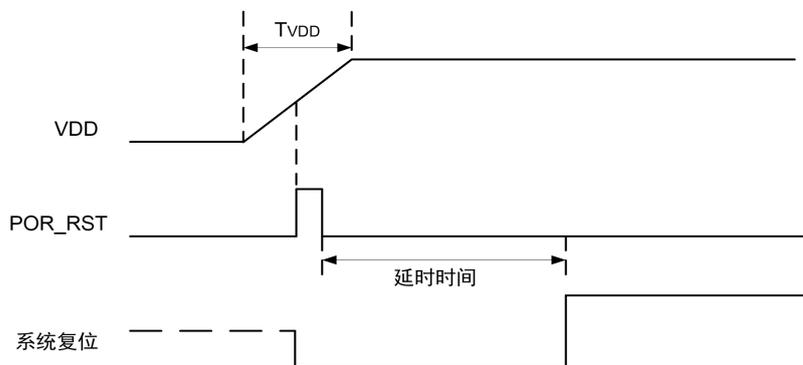
复位延时定时器在复位信号结束后，提供一定时间的延时

复位方式	复位延时定时器时间（典型值）	
上电复位		OPTION选择
欠压复位		OPTION选择
外部复位		0.25ms
看门狗定时器复位		0.25ms

4.2 上电复位

系统上电过程中，VDD 达到系统正常工作电压之前，上电复位电路产生内部复位信号。可通过查询 STATUS 寄存器的 Bit4 (TO 位) 及 AUXR 寄存器的 Bit6 (BOR 位)、Bit7 (POR 位) 来判断是否发生上电复位。VDD 最大上升时间 T_{VDD} 必须满足规格要求。任何一种复位方式都需要一定的响应时间，系统提供完善的复位流程以保证复位动作的顺利进行。对于不同类型的振荡器，完成复位所需要的时间也不同。因此，VDD 的上升速度和不同晶振的起振时间都不固定。内部高频 RC 振荡器的起振时间最短，外部晶体振荡器的起振时间则较长。在用户的使用过程中，应考虑系统对上电复位时间的要求。

上电复位示意图：



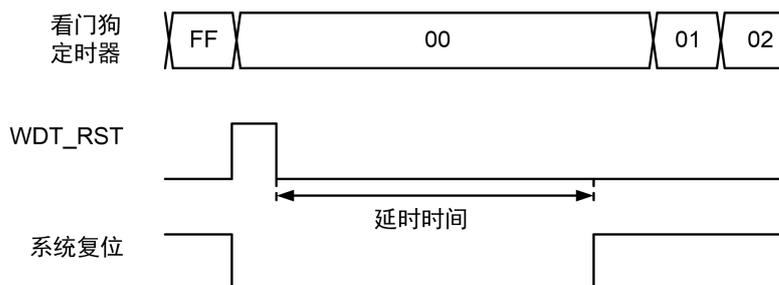
关于上电复位，请注意以下几点：

1. VDD 上电必须从 0V 开始，若 VDD 有残留电压，POR_RST 信号无法稳定产生。
2. VDD 上电斜率必须满足大于 500mV/ms，否则 POR_RST 信号可能无法产生。

4.3 WDT 复位

在高频和低频模式下，看门狗定时器溢出会产生 WDT 复位；在绿色和休眠模式下，看门狗定时器溢出将唤醒 SLEEP 并使其返回高频或低频模式，程序从 SLEEP 指令下一条开始执行。WDT 定时器配置字和 WDTEN 都为 1 时，才能使能看门狗定时器。

看门狗复位示意图：



关于看门狗复位使用时，请注意以下几点：

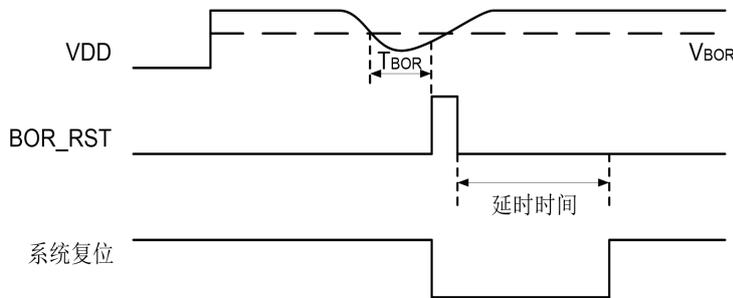
1. 主程序中有一次清看门狗的动作，这种架构能够最大限度的发挥看门狗的保护功能。看门狗的使能逻辑：看门狗使能 = 看门狗配置字使能 & 看门狗软件使能（WDTEN=1）。
2. 不建议在中断程序中对看门狗进行清零，否则无法监控主程序跑飞情况。

4.4 欠压复位

4.4.1 欠压复位的产生

当 VDD 电压下降到 V_{BOR} 以下，且持续时间超过 T_{BOR} 时，系统产生欠压复位。

欠压复位示意图：



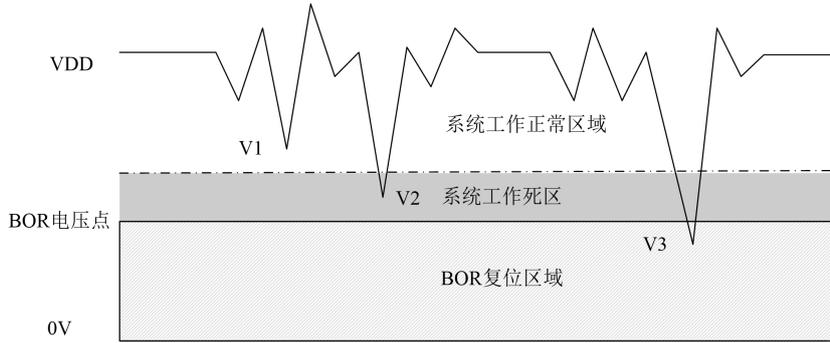
注：

T_{BOR} 需大于 200ns，否则电压跌落时可能不产生欠压复位信号。

特别说明：电压检测电路有一定的迟滞特性，迟滞电压为 0.1V 左右。即当 VDD 电压下降到所选 BOR 电压档位时 BOR 复位有效，而 VDD 电压需要上升到 BOR 档位电压+0.1V 时 BOR 复位才会解除。

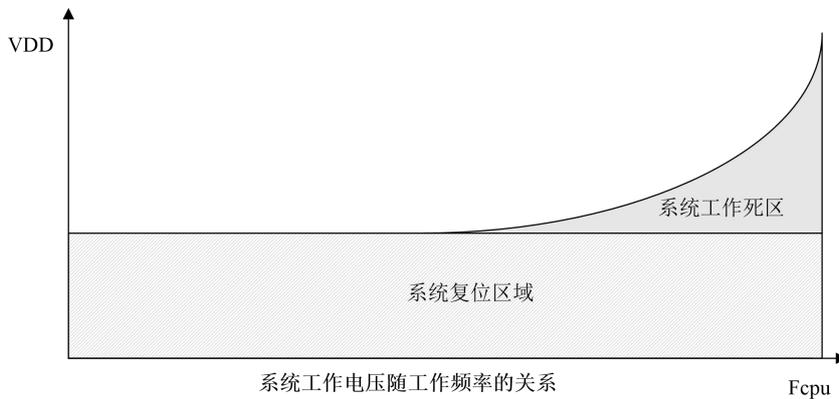
4.4.2 工作死区

电压跌落可能会进入系统死区。系统死区意味着电源不能满足系统的最小工作电压要求。下图是一个典型的掉电复位示意图。图中，VDD 受到严重的干扰，电压值降的非常低。虚线以上区域系统正常工作，在虚线以下的区域内，系统进入未知的工作状态，这个区域称作死区。当 VDD 跌至 V_1 时，系统仍处于正常状态；当 VDD 跌至 V_2 时，系统进入死区，系统工作在死区时，可能导致程序的运行紊乱；当电压跌至 V_3 ，且低于 BOR 电压点的时间大于 200ns，系统可正常复位，处于 BOR 电压点的时间小于 200ns，系统仍无法正常产生欠压复位信号，可能导致程序的运行紊乱。



4.4.3 工作死区与工作频率的关系

工作死区电压与工作速度相关，如下图示意了死区与工作频率的关系。



4.4.4 死区防护

对于死区防护，有以下几点建议：

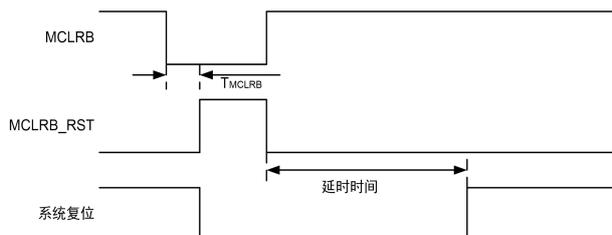
- 合理使用看门狗复位电路
- 降低系统的工作频率
- 合理采用外部复位电路（电压偏移复位电路、外部 IC 复位）

注：

二极管 RC 复位电路电压偏移复位电路、外部 IC 复位防止系统进入死区。

4.5 外部复位

当外部复位端口 MCLR_B 使能且输入一个持续时间超过 $T_{MCLR\text{B}}$ 的低电平时，产生外部复位。
外部复位示意图：

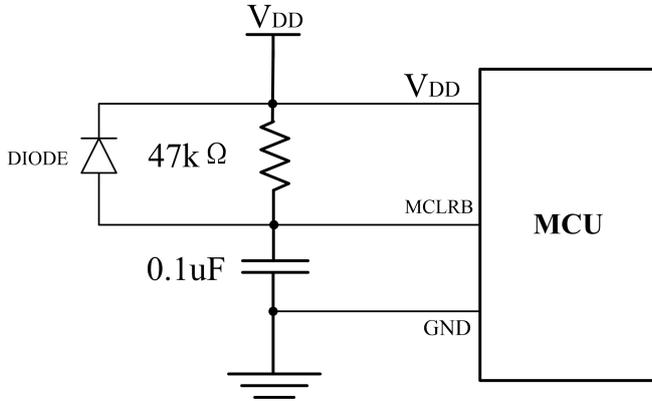


注：

$T_{MCLR\text{B}}$ 需大于 $200\mu\text{s}$ （典型值）。

4.5.1 二极管 RC 复位电路

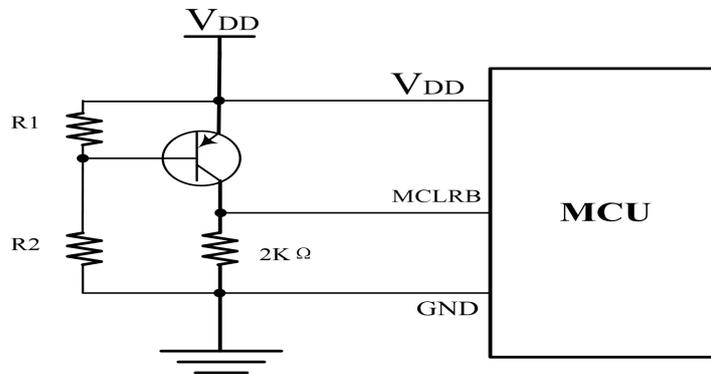
在基本 RC 复位电路上增加一个二极管 (DIODE)，对于电源异常情况，二极管正向导通使电容快速放电并与 VDD 保持一致，避免复位引脚持续高电平、系统无法正常复位。



4.5.2 电压偏置复位电路

电压偏置复位电路是一种简单的电压检测复位电路，调整电压检测点，可以解决系统死区问题。电路中，R1 和 R2 构成分压电路，当 R1 和 R2 的分压值高于三极管的开启电压时，三极管集电极输出高电平，单片机正常工作；当 R1 和 R2 的分压值低于三极管的开启电压时，集电极 C 输出低电平，MCU 复位。

对于不同应用需求，选择适当的分压电阻。分压电阻 R1 和 R2 在电路中要耗电，此处的功耗必须计入整个系统的功耗中。



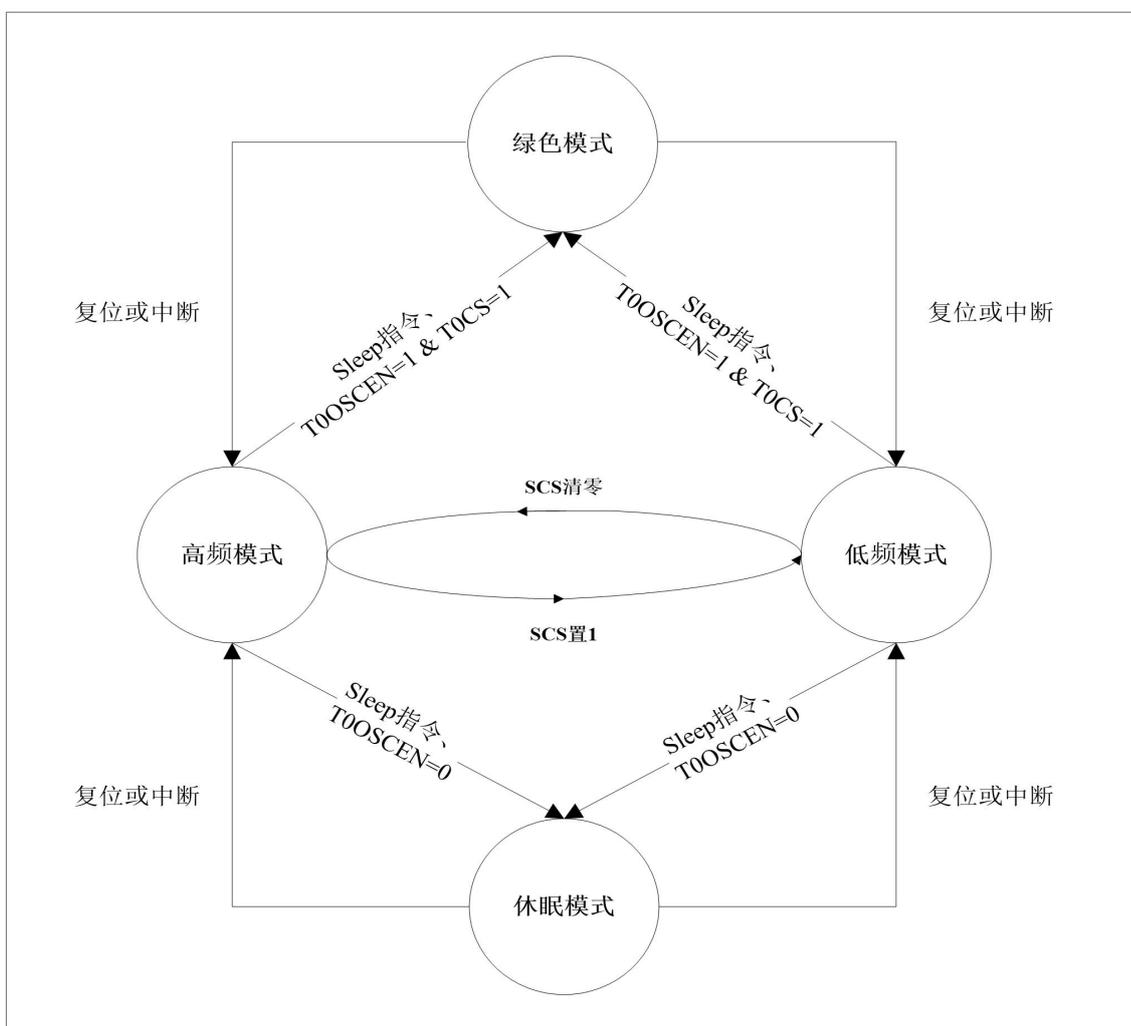
5 系统工作模式

5.1 概述

HC18P015A0可在如下四种工作模式之间进行切换：

- 高频模式
- 低频模式
- 休眠模式
- 绿色模式

系统复位后，工作于高频模式还是低频模式，由配置字决定。程序运行过程中，可以通过设置 SCS 位使系统在高频和低频模式之间切换。



5.2 休眠模式

SLEEP 指令可使 MCU 进入休眠模式，同时对 MCU 会产生以下影响：

- 系统主时钟的振荡器停止振荡
- RAM 内容保持不变
- 所有的输入输出端口保持原态不变
- 所有的内部操作全部停止(WDT 不受影响)

以下情况使 MCU 退出休眠模式：

- 有外部中断请求发生
- 有电平变化中断请求发生
- 有 WDT 溢出发生
- 定时器 0 计数溢出发生（RTC 模式开启）
- 定时器 1 外部计数溢出发生
- LVD 的有效检测（在休眠模式下使能 LVD 唤醒功能）
- 任何形式的系统复位发生

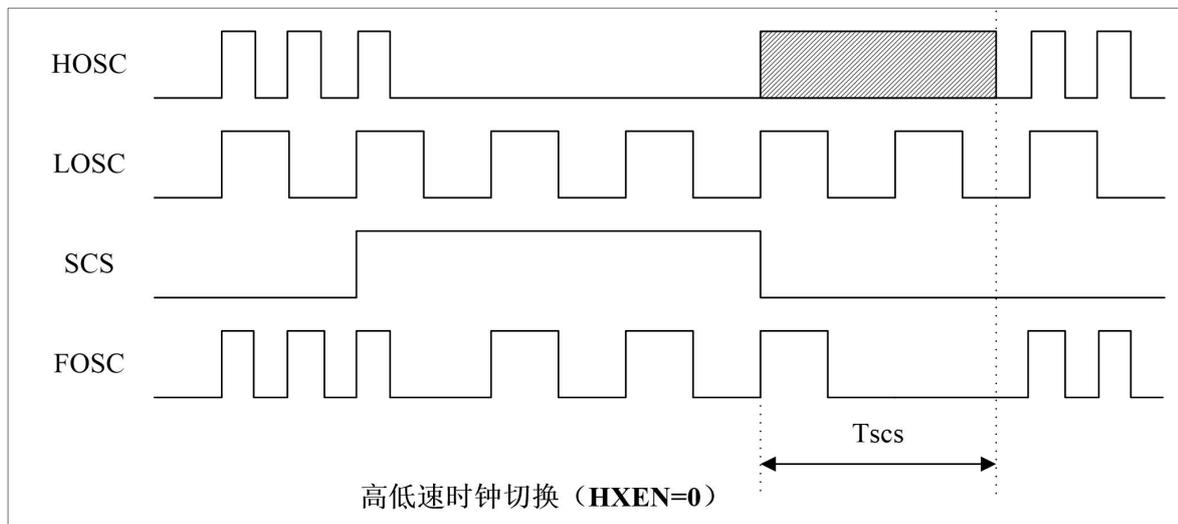
休眠模式下，系统停止了几乎所有的操作，所以整体功耗水平非常低。

注意：

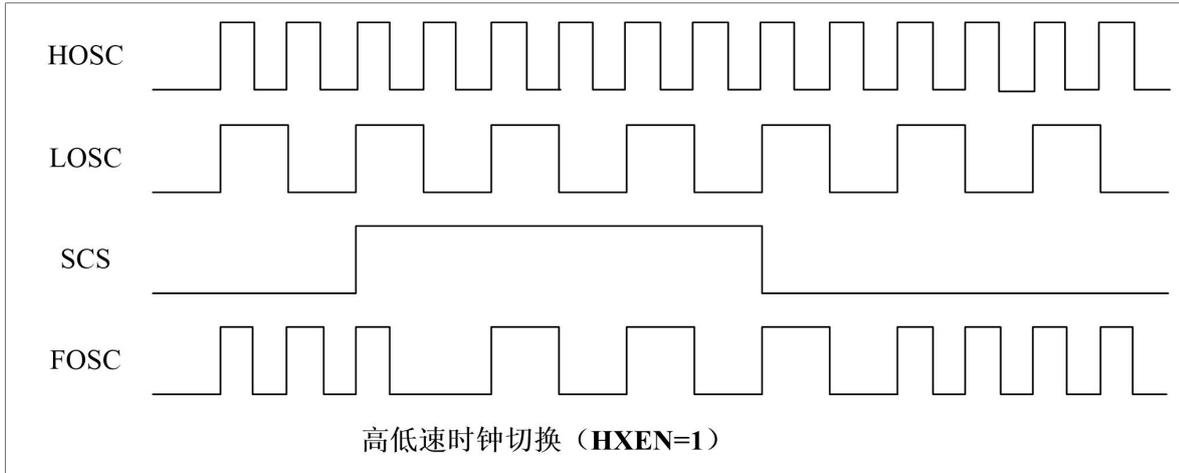
- 1、进入休眠模式并不会自动打开总中断，但只要有中断请求发生就唤醒系统，如果总中断未打开，系统继续执行下一条指令，否则响应中断服务。
- 2、因为WDT定时器的时钟源与系统主时钟无关，所以，即使系统进入休眠模式，WDT定时器仍会工作，但在休眠模式下WDT只能产生唤醒信号，并不会产生复位信号。在正常工作下，当WDT计数溢出时，芯片复位。
- 3、低功耗模式下，必须要禁止BOREN，否则工作电流在6 μ A左右。

5.3 高低频时钟切换

高低频切换时序：



高低频切换时序：



时钟切换时间 (Tscs) 计算：

$T_{scs} = \text{高频振荡器起振时间} + \text{高频振荡器稳定时间}$

不同类型高频振荡器的稳定时间表：

振荡器类型	高频振荡器稳定时间
内部高频 RC 振荡器	16 Clock
内部低频 RC 振荡器	4 Clock

5.4 唤醒时间

系统进入休眠模式后，系统时钟停止运行。外部中断把系统从休眠模式下唤醒时，系统需要等待振荡器起振定时器 (OST) 定时结束，以使振荡电路进入稳定工作状态，等待的这一段期间称为唤醒时间。唤醒时间结束后，系统进入高频或低频模式。

唤醒时间的计算如下：

唤醒时间 = 起振时间 + OST 定时时间

不同类型振荡器 OST 定时时间表：

振荡器类型	OST 定时时间
内部高频 RC 振荡器	16 Clock
内部低频 RC 振荡器	4 Clock

注：

系统进入绿色模式后，低频时钟正常运行。外部或内部中断将系统从绿色模式中唤醒不需要唤醒时间。

当进入低功耗模式 (1uA) 再 sleep 唤醒后，开启 BOR (BOREN) 前需要先开启 CMPEN，并等待 50us 左右再开启 BOR (BOREN)，当 BOR 功能开启后可以关闭 CMPEN。

例:

```

...
BCF    AUXR, 5        ;关闭 BOREN

NOP
NOP
NOP
SLEEP                ;休眠
NOP
NOP
NOP
...                    ;唤醒
BSF    CMPEN          ;打开 CMPEN (BOR 功能开启后可以关闭 CMPEN)
CALL   Delay50us     ;延时 50us

BSF    AUXR, 5        ;打开 BOREN

...

```

注:

CPU 选择内部高频或内部低频时, SLEEP 唤醒后, 需先开启 CMPEN, 延时 50us 后再开启 BOR (BOREN), 当 BOR 功能开启后可以关闭 CMPEN。

5.5 寄存器 OSCCON

50h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OSCCON	T0OSCEN	GP	GP	GP	GP	GP	HXEN	SCS
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	0	0	0	0	0	0	0	q

注: q = 取值视条件而定

Bit7 T0OSCEN: 低频振荡器使能位

1 = 在低频或绿色模式下使能低频振荡器 (包括内部低频RC、外部低频晶振)

0 = 在低频或绿色模式下禁止低频振荡器 (包括内部低频RC、外部低频晶振)

Bit [6:2] GP: 通用功能寄存器位

Bit1 HXEN: 高频振荡器使能位

1 = 在低频或绿色模式下使能高频振荡器

0 = 在低频或绿色模式下禁止高频振荡器

Bit0 SCS: 高低频模式选择位

1 = 系统时钟选择为低频系统时钟

0 = 系统时钟选择为高频系统时钟

6 中断

6.1 概述

HC18P015A0 提供 6 个中断源：Timer0 定时器中断、INT0 外部中断、LVD 中断、端口电平变化中断、Timer1 定时器中断、PWM3 中断。系统从高频或低频模式进入睡眠模式时，INT0 外部中断、LVD 中断、端口电平变化中断和 Timer0/Timer1 中断在计数器模式和定时唤醒模式下可以将单片机唤醒。一旦程序进入中断，寄存器 INTECON 的位 GIE 将被硬件自动清零以避免再次响应其它中断。系统退出中断后，硬件自动将 GIE 置“1”，以响应下一个中断。

6.2 中断请求和标志寄存器

INTFLAG 中存放 INT0 中断、PORTB 电平变化中断、Timer0 中断请求标志。一旦有中断请求发生，则 INTFLAG 中对应位将被置“1”，该请求被响应后，程序应将该标志位清零。根据 INTFLAG 的状态，程序判断是否有中断发生，并执行相应的中断服务。

INTECON 寄存器

0Eh	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTECON	GIE	-	-	-	-	INTE	PBIE	TOIE
R/W	R/W	-	-	-	-	R/W	R/W	R/W
POR的值	0	-	-	-	-	0	0	0

- Bit 7 GIE: 中断总使能
 1 = 使能所有中断
 0 = 屏蔽所有中断
- Bit 2 INTE: 外部中断使能位
 1 = 使能外部中断
 0 = 屏蔽外部中断
- Bit 1 PBIE: 端口电平变化中断使能位
 1 = 使能端口电平变化中断
 0 = 屏蔽端口电平变化中断
- Bit 0 TOIE: Timer0 溢出中断使能位
 1 = 使能 Timer0 溢出中断
 0 = 屏蔽 Timer0 溢出中断

INTFLAG 寄存器

0Fh	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTFLAG	-	-	-	-	CMPF	INTF	PBIF	TOIF
R/W	R	R	R	R	R/W	R/W	R/W	R/W
POR的值	0	0	0	0	0	0	0	0

Bit 3	CMPF: 比较器中断标志位(软件清零) 1 = 比较器产生中断 0 = 比较器未产生外部中断
Bit 2	INTF: 外部中断标志位 1 = INT0 产生外部中断 0 = INT0 未产生外部中断
Bit 1	PBIF: PORTB 端口电平变化中断标志位 1 = PORTB 产生端口电平变化中断 0 = PORTB 未产生端口电平变化中断
Bit 0	TOIF: Timer0 溢出中断使能位 1 = Timer0 产生 Timer0 溢出中断 0 = Timer0 未产生 Timer0 溢出中断

6.3 GIE 全局中断

只有当全局中断控制位GIE置“1”的时候程序才能响应中断请求。一旦有中断发生，程序计数器入栈，程序转至中断向量地址（ORG 0008H）。堆栈层数加1。

➤ 例：设置全局中断控制位（GIE）

BSF INTECON,GIE ; 使能GIE

6.4 中断保护

有中断请求发生并被响应后，程序转至 0008H 执行中断子程序。

中断服务程序开始执行时，保存 W 寄存器、PCLATH 寄存器和 STATUS 寄存器的内容；结束中断服务程序时，恢复 W 寄存器、PCLATH 寄存器和 STATUS 寄存器的数值。

6.5 Timer0 中断

T0 溢出时，无论 TOIE 处于何种状态，TOIF 都会置“1”。若 TOIE 和 TOIF 都置“1”，系统就会响应 Timer0 的中断；若 TOIE = 0，则无论 TOIF 是否置“1”，系统都不会响应 Timer0 中断。

6.6 INT0 中断

INT0 被触发，则无论 INTE 处于何种状态，INTF 都会被置“1”。如果 INTF=1 且 INTE=1，系统响应应该中断；如果 INTF=1 而 INTE=0，系统并不会执行中断服务。在处理多中断时尤其需要注意。

OPTION 寄存器

41h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OPTION	-	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
R/W	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR 的值	0	0	1	1	1	1	1	1

Bit 6 INTEDG: INT0 中断边沿选择
1 = INT0 上升沿中断
0 = INT0 下降沿中断

6.7 端口电平变化中断

PORTB 电平变化中断时，则无论 PBIE 处于何种状态，相应 PBIF 都会被置“1”。如果 PBIF=1 且 PBIE=1，系统响应该中断；如果 PBIF=1 而 PBIE=0，系统并不会执行中断服务。

电平变化中断必须将 PORTB 端口设为输入，并将寄存器 IOCB 对应位置“1”。

注意：PORTB 端口变化中断共用中断使能控制信号 PBIE。

IOCB 寄存器

09h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IOCB	-	-	IOCB5	IOCB4	IOCB3	IOCB2	IOCB1	IOCB0
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
POR 的值	-	-	0	0	0	0	0	0

Bit [7:0] IOCBx: PORTBx 变化中断使能
1 = 使能 PORTBx 端口变化中断/唤醒功能
0 = 屏蔽 PORTBx 端口变化中断/唤醒功能

6.8 Timer1 中断

当 T1 的值和 PR2 的值相同时，Timer1 中断被触发，则无论 T1IE 处于何种状态，T1IF 都会被置“1”。如果 T1IF=1 且 T1IE=1，系统响应该中断；如果 T1IF=1 而 T1IE=0，系统并不会执行中断服务。

4Bh	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T0CR	T0CK	-	-	-	-	-	T1IE	T1IF
R/W	R/W	R	R	R	R	R	R/W	R/W
POR 的值	0	0	0	0	0	0	0	0

6.9 PWM3 中断

当 PWM3 周期溢出时，不论 PWM3IE 处于何种状态，PWM3IF 都会被置“1”。如果 PWM3IF=1 且 PWM3IE=1，系统响应该中断；如果 PWM3IF=1 而 PWM3IE=0，系统并不会执行中断服务。

PWM3 控制寄存器 PWM3C

55h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWM3C	PWM3IE	PWM3IF	FLTS	FLTC	PWM3S[1:0]		PWM3CK[1:0]	
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

- Bit [7] PWM3IE: PWM3 中断使能位
0: 禁止 PWM3 中断
1: 允许 PWM3 中断
- Bit [6] PWM3IF: PWM3 中断标志位
0: PWM3 周期未溢出, 软件清 0
1: PWM3 周期计数器溢出, 由硬件置 1

6.10 LVD 中断

比较器 CMP 的输出产生下降沿或上升沿时, 触发 CMP 中断, 中断标志 (CMPIF) 将被置 1, 若中断总使能位 GIE 为 1 且 CMP 中断使能位 (CMPIE) 为 1, 则产生 CMP 中断。

LVD 中断相关寄存器

0Fh	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INTFLAG	-	-	-	-	CMPF	INTF	PBIF	TOIF
R/W	-	-	-	-	R/W	R/W	R/W	R/W
POR的值	-	-	-	-	0	0	0	0

- Bit [3] CMPF: 比较器中断标志位
1: 产生 CMP 中断(需软件清零)
0: 无 CMP 中断产生

51h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CMPCR	CPNIS[2:0]			COEN	CMPWK	CMPIE	CMPIES	CPPIS
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	0	0	0	0	0	0	0	0

- Bit [2] CMPIE: CMP 中断使能位
0: 屏蔽 CMP 中断。
1: 使能 CMP 中断

7 I/O端口

7.1 I/O 端口模式

端口方向寄存器

46h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TRISB	-	-	TRISB5	TRISB4	TRISB3	TRISB2	TRISB1	TRISB0
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
POR 的值	-	-	1	1	1	1	1	1

注:

以上端口方向控制中，当相应端口为 0 时，对应端口为输出；当相应端口为 1 时，GP 为通用寄存器位。

特别说明：PORTB3 设为外部复位端口时，此时端口施密特有效并且上拉电阻有效。

7.2 I/O 上拉模式

PHCON 寄存器

0Dh	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PHCON	-	-	PHB5	PHB4	PHB3	PHB2	PHB1	PHB0
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
POR 的值	-	-	1	1	1	1	1	1

Bit 7:0] PHBx: PORTBx 上拉控制
 1 = 屏蔽 PORTBx 输入上拉功能
 0 = 使能 PORTBx 输入上拉功能

7.3 I/O 下拉模式

PDCON 寄存器

0Bh	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PDCON	GP	GP	PDB5	PDB4	PDB3	PDB2	PDB1	PDB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR 的值	1	1	1	1	1	1	1	1

Bit [7:6] GP: 通用功能寄存器位
 Bit [5:0] PDBx: PORTBx 下拉控制
 1 = 屏蔽 PORTBx 输入下拉功能
 0 = 使能 PORTBx 输入下拉功能

7.4 I/O 开漏模式

ODCON寄存器

0Ch	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ODCON	-	-	ODB5	ODB4	ODB3	ODB2	ODB1	ODB0
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	-	-	0	0	0	0	0	0

Bit [7:0] ODBx: PORTBx 开漏控制寄存器

1 = PORTBx 使能开漏输出

0 = PORTBx 为普通 I/O

7.5 I/O 端口数据寄存器

PORTB 端口数据寄存器

06h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PORTB	-	-	PORTB5	PORTB4	PORTB3	PORTB2	PORTB1	PORTB0
R/W	-	-	R/W	R/W	R/W	R/W	R/W	R/W
POR 的值	-	-	x	x	x	x	x	x

8 定时器

8.1 看门狗定时器

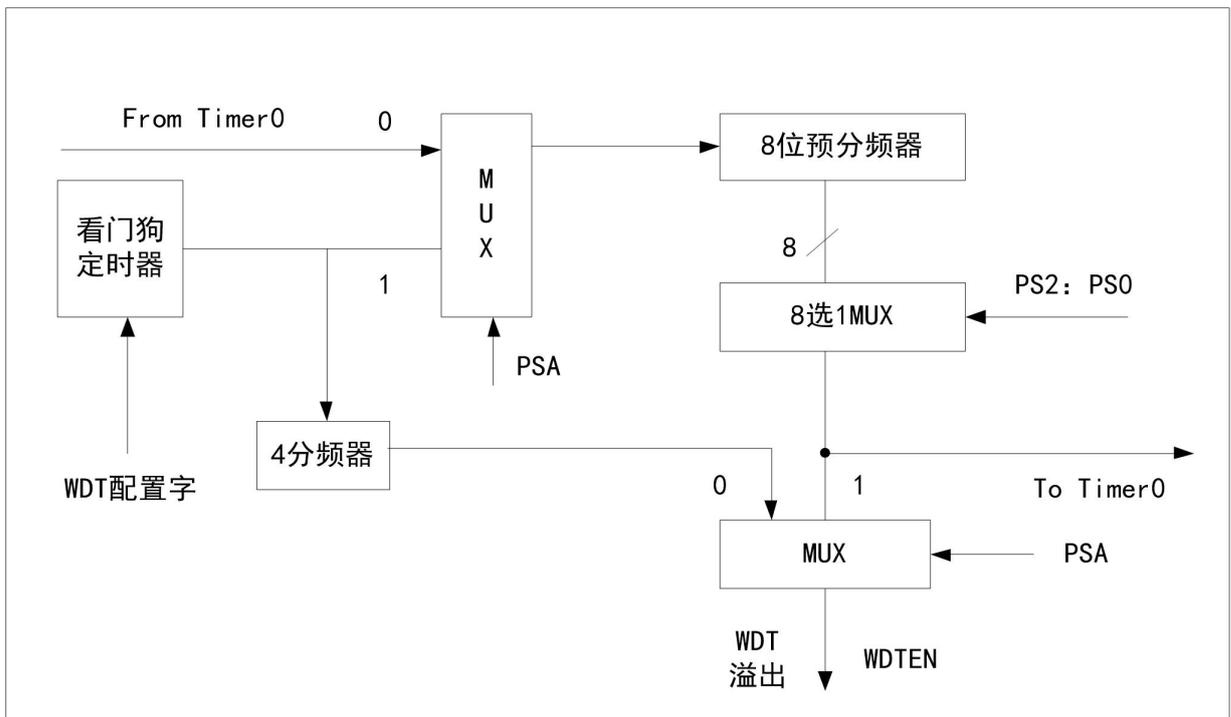
WDT定时器的时钟源于内部低频RC振荡器，并可以选择是否经过预分频器。WDT定时器可以用来产生WDT复位或唤醒休眠模式。WDT振荡器是否开启由OPTION中的WDTE和软件的WDTEN位共同决定。只有WDTEN为0时，WDT定时器被软禁止；为1时软使能，若要WDT使能还需要OPTION的WDTE使能。

因为WDT定时器的时钟源与系统主时钟无关，所以，即使系统进入休眠模式，WDT定时器仍会工作，但在休眠模式下WDT只能产生唤醒信号，并不会产生复位信号。在正常工作下，当WDT计数溢出时，芯片复位。

WDT的基本溢出时间由OPTION的TWDT决定，无分频的周期范围是4.5ms—288ms。WDT和T0共用分频器，当分频器给T0时，WDT为1分频（无分频）；反之当分频器给WDT时T0为1分频（无分频），由PSA、PS[2:0]决定。若要更长的时间可对WDT进行分频，分频后WDT溢出时间为基本溢出时间的分

频倍数。例如OPTION中TWDT选择的基本时间为18ms，软件进行4分频，则溢出时间为 $18 \times 4 = 72\text{ms}$ 。

看门狗定时器和预分频器框图



OPTION寄存器

08h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OPTION	WDTEN	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	1	0	0	0	0	0	0	0

Bit 7 WDTEN: 看门狗使能位
1 = 软件使能 WDT
0 = 软件屏蔽 WDT 功能

看门狗定时器使能需要WDT定时器配置字设置使能，并且系统寄存器WDTEN位软件置1。

当系统处于休眠模式，看门狗定时器溢出将唤醒SLEEP并使其返回高频模式，程序从SLEEP指令下一条开始执行。

➤ 例：对看门狗定时器操作，看门狗定时器使能和清零

```
BSF    08h,7      ; 软件使能WDT
...
CLRWDT          ; 看门狗定时器清零
```

8.2 Timer0 定时/计数器

Timer0定时器/计数器模块具有如下功能：

- 8位可编程定时器
- 外部事件计数器
- 溢出中断
- 支持RTC模式

定时器Timer0由8位计数器T0，控制寄存器OPTION组成。

T0的计数时钟来自系统时钟Fcpu或者外部管脚T0CKI。预分频器为定时器T0与WDT定时器共用，当PSA=0时，预分频器分配给T0使用；PSA=1时，预分频器分配给WDT使用。分频系数由PS[2:0]决定。

T0是一个递增计数器，它的值可以读写，当计数到从FF溢出到0时，产生T0溢出信号，将中断标志位T0IF置1。

T0计数周期公式：T0=分频数/Fcpu。

芯片配置为RTC模式，当T0CR的T0CK位置1时，TIMER0进入RTC模式，此时将自动使能外部32.768KHz晶体振荡器作为T0的时钟。在RTC模式下，T0在SLEEP状态下继续工作，计数溢出可唤醒CPU。

OPTION寄存器

41h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OPTION	WDTEN	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	0	0	1	1	1	1	1	1

Bit 5 T0CS: Timer0 时钟源选择
1 = T0CKI (当 Timer0 选择 T0CKI 作为计数时钟时，T0CKI 口由硬件设为施密特端口)
0 = Fcpu

Bit 4 T0SE: Timer0 计数沿选择
1 = 下降沿计数
0 = 上升沿计数

Bit 3 PSA: 预分频分配
1 = WDT
0 = Timer0

看门狗定时器与Timer0定时器/计数器共用一个预分频器，当PSA=1预分频器分配给WDT时，Timer

0在所选中时钟源的每个周期递增；当PSA=0预分频器分配给Timer0时，Timer0根据PS[2:0]值选择的预分频时钟递增。

Timer0的预分频器不可寻址，当预分频器分配给Timer0时，对Timer0计数寄存器的写操作可以对预分频器清0。

Timer0预分频比选择

PS[2:0]	Timer0预分频比	WDT预分频比
000	1 : 2	1: 1
001	1 : 4	1: 2
010	1: 8	1: 4
011	1: 16	1: 8
100	1: 32	1: 16
101	1: 64	1: 32
110	1: 128	1: 64
111	1: 256	1: 128

T0CR寄存器

4Bh	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T0CR	T0CK	-	-	-	-	-	T1IE	T1IF
R/W	R/W	R	R	R	R	R	R/W	R/W
POR的值	0	0	0	0	0	0	0	0

Bit 7 T0CK: T0 时钟选择
1 = T0 以外部低频振荡器作为计数时钟
0 = T0 计数时钟由 T0CS 决定

T0寄存器

01h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T0	Timer0 计数寄存器							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	X	X	X	X	X	X	X	X

Bit[7:0] T0 的值，用于设定定时时间。

注：关于 Timer0 的时钟源选择，需注意

- 1、Fcpu 即 CPU 的运行速度，若系统选择高频时钟 4MHz，4T 时钟模式，则 $F_{cpu} = 4MHz/4 = 1MHz$ ；系统选择高频时钟 4MHz，2T 模式，则 $F_{cpu} = 4MHz/2 = 2Mhz$ 。
- 2、Timer0 时钟源选择为外部时钟源 T0CKI 或外部低频晶振时，具有唤醒功能。
- 3、Timer0 配置为 RTC 模式时，T0 以外部低频振荡器作为计数时钟。

8.3 Timer1 定时/计数器

8.3.1 功能概述

定时/计数器T1包含1个可编程预分频器、控制寄存器、重载寄存器及比较寄存器。

- 可通过预分频比设置频率
- 通过重载寄存器设置周期
- 通过比较寄存器设置 PWM 占空比（仅PWM模式）
- BUZ 功能
- 溢出中断功能
- 溢出唤醒功能

8.3.2 T1 使用操作说明

TICK[1:0]可选择 T1 的时钟源，T1PR[2:0]可选择 T1 的预分频比，所选中的时钟源通过预分频器后产生 T1 的时钟。

当 T1 递减到 0 时，此时产生 T1 溢出中断请求标志 T1IF 置 1，重载寄存器值自动置入 T1，PWM0P 的值写入缓冲器 PWM0P BUFER 用于新的占空比波形生成，BUZ 信号反相。

通过 T1PR[2:0]可选择时钟源的分频比，可选择范围为 1~128 分频，对 T1 的写操作将使预分频器清零，分频比保持不变。

PWM0 操作说明：

当 PWM0OE=1 时，将输出 PWM 波形，当 T1 计数到与 PWM0P 相等时，PWM0 输出置 1；当 T1 计数溢出时，PWM0 输出清 0。PWM0 占空比的计算如下：

PWM0高电平时间= (PWM0P) * T1计数时钟周期

PWM0周期 (T1的溢出周期) = (TILOAD+1) *T1的计数时钟周期

PWM0占空比= (PWM0P/ (TILOAD+1))

当 BUZOE=1 且 PWM0OE=0 时，输出 BUZ 信号，BUZ 信号的输出频率为 T1 溢出频率的 2 分频。

PWM1 和 PWM2 与 PWM0 共用 TILOAD 设置周期，通过 PWM0P/PWM1P/PWM2P 分别设置占空比，占空比设置方法同 PWM0。

当 PWMMD=0 时，PORTB1 输出 PWM1 同时 PORTB0 输出 PWM2；当 PWMMD=1 时，PORTB1 输出 PWM0 同时 PORTB0 输出 PWM1^PWM2。

注意：当 PWMnOE (n=0/1/2)、PWMnE (n=0/1/2) 不全部使能时，PWMn (n=0/1/2) 端口输出 PORTBn (n=0/1/2)。

8.3.3 T1 相关寄存器

Timer1控制寄存器

4Ch	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TICON	T1EN	PWM0E	BUZE	TICK1	TICK0	T1PR2	T1PR1	T1PR0
R/W								
POR的值	0	0	0	0	0	0	0	0

Bit [7] T1EN: T1 使能控制

0: 关闭 T1

1: 启动 T1

Bit [6] PWM0E: PWM0 选择
0: 禁止 PWM0 输出, PORTB2 端口作为 I/O 口
1: 允许 PWM0 输出 (PWM0OE=0), PORTB2 端口输出 PWM0 信号

Bit [5] BUZE: BUZ 选择
0: 禁止 BUZ 输出, PORTB2 端口作为 I/O 口
1: 允许 BUZ 输出 (PWM0E=0), PORTB2 端口输出 BUZ 信号

Bit [4:3] TICK[1:0]: T1时钟源选择(RFC功能无效时)

TICK[1:0]	T1时钟源
00	Fcpu
01	Fsys
10	TICKI上升沿
11	TICKI下降沿

注意: 1、如果OPTION选择8M/2T, 则Fosc=16M, Fsys=8M, Fcpu=4M。

2、当TIMER1选择TICKI作为计数时钟时, TICKI口由硬件设为施密特端口

Bit [2:0] T1PR[2:0]: T1 预分频倍数选择

T1PR[2:0]	Timer1 预分频比
000	1 : 1
001	1 : 2
010	1 : 4
011	1 : 8
100	1 : 16
101	1 : 32
110	1 : 64
111	1:128

PWM控制寄存器

48h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWMCON	PWM0OE	PWM1OE	PWM2OE	PWMCK	PWMMD	PWMINV	PWM1E	PWM2E
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	0	0	0	0	0	0	0	0

Bit [7] PWM0OE: PWM0 输出选择
0: 允许 PWM0/BUZ 输出, PORTB2 端口输出 PWM0/BUZ 信号
1: 禁止 PWM0/BUZ 输出, PORTB2 端口作为 I/O 口

Bit [6] PWM1OE: PWM1 输出选择
0: 禁止 PWM1 输出, 端口作为 I/O 口
1: 允许 PWM1 输出, 端口输出 PWM1 信号

Bit [5] PWM2OE: PWM2 输出选择
0: 禁止 PWM2 输出, 端口作为 I/O 口
1: 允许 PWM2 输出, 端口输出 PWM2 信号

Bit [4] PWMCK: T1 时钟倍频选择
0: T1 时钟不倍频
1: T1 时钟倍频(T1PR=000 时有效), 此控制位对所有所选 T1 时钟源有效。

- Bit [3] PWMMD: PWM 输出选择
0: PORTB1 输出 PWM1 同时 PORTB0 输出 PWM2
1: PORTB1 输出 PWM0 同时 PORTB0 输出 (PWM1 异或 PWM2) 或 (PWM1 同或 PWM2)
- Bit [2] PWMINV: PWM 逻辑操作模式选择
0: PWM1 同或 PWM2
1: PWM1 异或 PWM2
- Bit [1] PWM1E: PWM1 使能选择
0: 关闭 PWM1
1: 开启 PWM1
- Bit [0] PWM2E: PWM2 使能选择
0: 关闭 PWM2
1: 开启 PWM2

T1计数寄存器

4Dh	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T1	Timer1 定时计数寄存器							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	1	1	1	1	1	1	1	1

Bit [7:0] Timer1的值

T1重载寄存器

4Eh	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
T1LOAD	Timer1 重载寄存器							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	1	1	1	1	1	1	1	1

Bit [7:0] 用于设置Timer1的重载值

PWM0P占空比寄存器

4Fh	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWM0P	PWM0 占空比设置寄存器							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	0	0	0	0	0	0	0	0

Bit [7:0] 用于设置PWM0的高电平时间

PWM1P占空比寄存器

49h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWM1P	PWM1 占空比设置寄存器							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	0	0	0	0	0	0	0	0

Bit [7:0] 用于设置PWM1的高电平时间

PWM2P占空比寄存器

4Ah	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWM2P	PWM2 占空比设置寄存器							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	0	0	0	0	0	0	0	0

Bit [7:0] 用于设置PWM2的高电平时间

注:

当 TIEN=0 时, 写 TILOAD 将自动加载到 T1 中; 当 TIEN=1 时, 写 TILOAD 不会加载 T1 中, 在 T1 溢出时自动加载到 T1 中。

9 PWM3

- ◆ 1 组带死区互补 PWM 或 2 路独立 PWM 输出
- ◆ 提供每个 PWM 周期溢出中断
- ◆ 输出极性可选择
- ◆ 提供出错侦测功能可紧急关闭 PWM3 输出
- ◆ PWM3 工作时钟源可设定时钟分频比
- ◆ PWM3 可做定时器使用

HC18P015A0 集成了 1 个 8 位 PWM 模块 PWM3, PWM3 的计数器由 PWM3_EN 来控制, 只要使能 PWM3_EN, 计数器就会启动, 计数器的时钟源通过 PWM3C 控制寄存器里的 PWM3CK[1:0]来选择。

当需要从芯片管脚输出 PWM 波形时, 还需要使能 PWM3_OEN 或 PWM31_OEN, 同时需要将端口设置为输出模式。如果不希望从芯片管脚上输出 PWM 波形, 可以不用使能 PWM3_OEN 或 PWM31_OEN, 这时候 PWM3 的计数器可以当一个定时器来使用, 当计数器溢出时, 如果中断允许也会产生 PWM 中断。

如果 EFLT 置 1, PWM3 输出和其互补输出可由 FLT 引脚输入信号变化自动关闭。一旦检测到 FLT 引脚输入有效电平, PWM3 输出会立即关闭, 但 PWM3 内部计数器仍在继续运行, 这样方便在 FLT 引脚错误去除后继续 PWM3 输出。在 FLT 输入信号有效期间, FLTS 位无法清除。只有当 FLT 输入信号消失后, 才能软件清除 FLTS 状态位, 此时 PWM3 恢复正常输出。

9.1 PWM3 输出模式

9.1.1 互补输出模式

PWM3 模块包含 1 个独立的波形发生模块, 对应的 1 对 PWM 输出为 PWM3/PWM31, 通过控制相关寄存器可使每对 PWM 输出配置成互补输出模式或独立输出模式。

9.1.2 独立输出模式

当 PWM3M 置 1: PWM3 将工作在独立输出模式, 独立输出模式时, 可以控制相关寄存器使能对应 PWM3 端口单一输出或同时输出, 同时让 PWM3&PWM31 输出时, 其周期相同但占空比可单独设置。此时互补输出模式时占空比寄存器将控制 PWM3 的占空比, 死区时间控制寄存器将控制 PWM31 的占空比, 独立输出时也可控制 PWM3&PWM31 输出极性, 方便用户各种电平驱动需求。

9.2 PWM3 相关寄存器

9.2.1 PWM3 控制寄存器

PWM3 使能寄存器 PWM3EN

54h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWM3EN	-	FLT_MODE		EFLT	PWM3M	PWM31_OEN	PWM3_OEN	PWM3_EN
R/W	R	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

- Bit [7] 保留位
- Bit [6:5] FLT_MODE: PWM3故障输出预定状态选择位
00: PWM3&PWM31 故障期间均为低电平
01: PWM3 故障期间低电平, PWM31 故障期间高电平
10: PWM3 故障期间高电平, PWM31 故障期间低电平
11: PWM3&PWM31故障期间均为高电平
- Bit [4] EFLT: PWM3 FLT 控制引脚使能位
0: 禁止故障检测, 为普通 IO
1: 允许故障检测, PWM3 故障检测输入引脚
注: 互补输出模式及独立输出模式都可受故障检测脚控制
- Bit [3] PWM3 工作模式选择位
0: PWM3&PWM31 工作于互补输出模式
1: PWM3&PWM31 工作于独立输出模式
注: 修改 PWM3 工作模式时建议先关闭 PWM3 模块
- Bit [2] PWM31_OEN: PWM31 输出控制位
0: 禁止 PWM31 输出
1: 允许 PWM31 输出
- Bit [1] PWM3_OEN: PWM3 输出控制位
0: 禁止 PWM3 输出
1: 允许 PWM3 输出
注: PWM 允许输出, 必需在 PWM3EN 置 1 下才有效, 否则为 PWM3 输出关闭状态 (输出时对应端口必需设为输出模式); 即使都禁止输出, 只要相关位被使能, PWM 都可以溢出中断, 即此时 PWM 可以作为定时器使用, 此控制位修改立即生效。
- Bit [0] PWM3_EN: PWM3 模块使能控制位
0: 关闭 PWM3 模块
1: 打开 PWM3 模块 (重新计数)
注: 关闭时, PWM3 计数停止, 输出立即关闭。打开时, PWM3 计数器都重新从 1 开始计数, 输出受 PWM3_OEN 和 PWM31_OEN 控制。

PWM3 控制寄存器 PWM3C

55h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWM3C	PWM3IE	PWM3IF	FLTS	FLTC	PWM3S[1:0]		PWM3CK[1:0]	
R/W	R/W	R/W	R/W	R/W	R/W	R/W	[R/W
复位值	0	0	0	0	0	0	0	0

- Bit [7] PWM3IE: PWM3 中断允许位
0: 禁止 PWM3 中断
1: 允许 PWM3 中断
- Bit [6] PWM3IF: PWM3 中断标志位
0: 软件清 0
1: PWM3 周期计数器溢出, 由硬件置 1
- Bit [5] FLTS: PWM3 FLT 状态位
0: PWM3 正常状态, 软件清 0
1: PWM3 输出关闭, 硬件置 1
- Bit [4] FLTC: PWM3 FLT 引脚配置位
0: FLT 为低电平时, PWM3 输出关闭

1: FLT 为高电平时, PWM3 输出关闭

Bit [3:2] PWM3S: PWM3 和 PWM31 输出模式选择位

00: PWM3 和 PWM31 均为高有效

01: PWM3 为高有效, PWM31 为低有效

10: PWM3 为低有效, PWM31 为高有效

11: PWM3 和 PWM31 均为低有效

注: 对于独立模式, 输出模式选择位同样有效, 但与互补模式不同的是: 有效期间为占空比期间; 而互补模式中对于 PWM3 的有效期间为占空比期间, PWM31 的有效期间为占空比的互补期间。

Bit [1:0] PWM3CK: PWM3 时钟源选择位

00: Fosc/1

01: Fosc/8

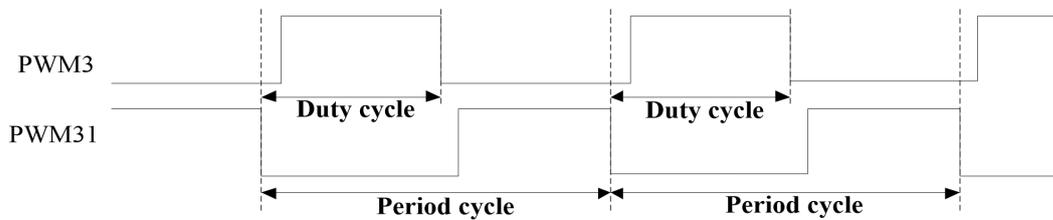
10: Fosc/32

11: Fosc/128

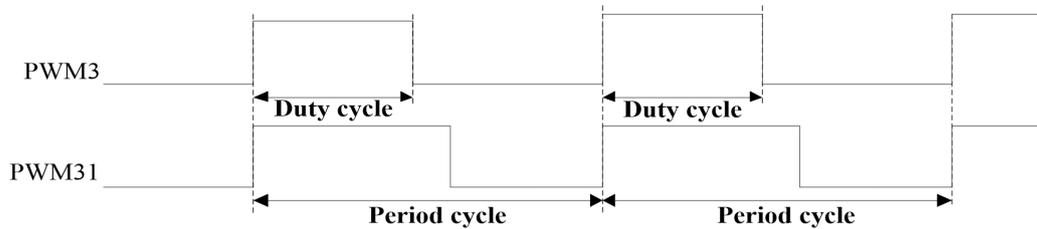
特别说明: PWM3 的时钟源为系统时钟所选的未经任何分频的时钟。

1、如系统时钟选择内部高频 RC 16M, 则 PWM3 时钟源由 OPTION 的 0x2000[7:5] 决定;

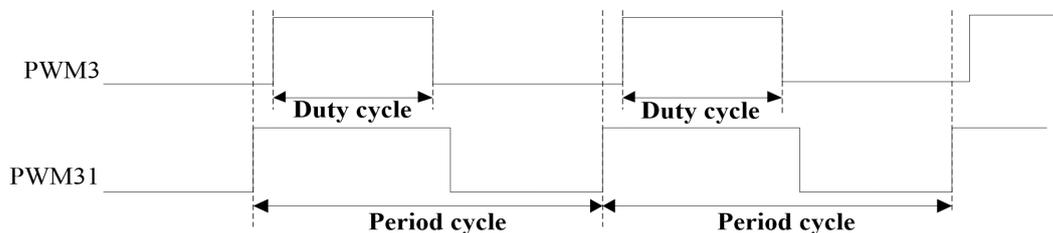
PWM3S=00: PWM3 和 PWM31 工作于互补模式且均为高有效



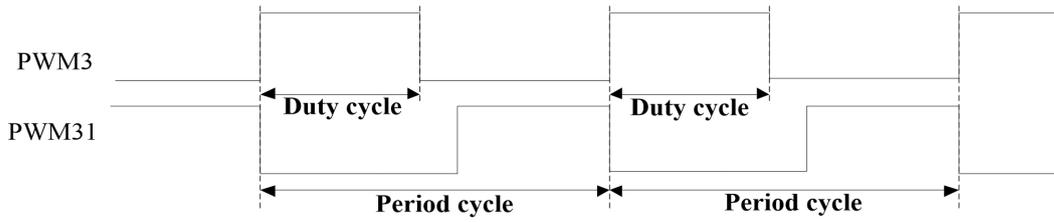
PWM3S=00: PWM3 和 PWM31 工作于独立模式且均为高有效



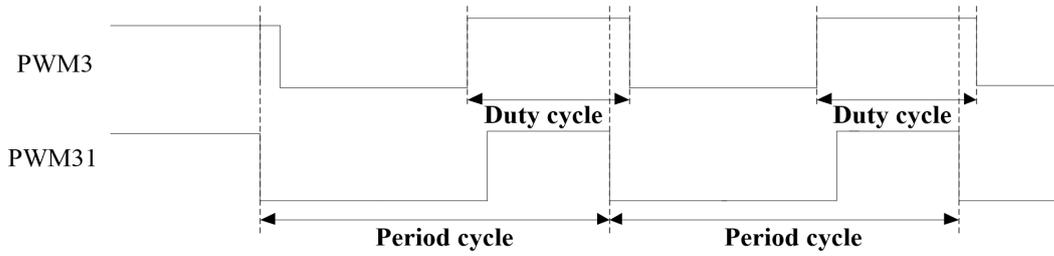
PWM3S=01: PWM3 和 PWM31 工作于互补模式且 PWM3 为高有效, PWM31 为低有效



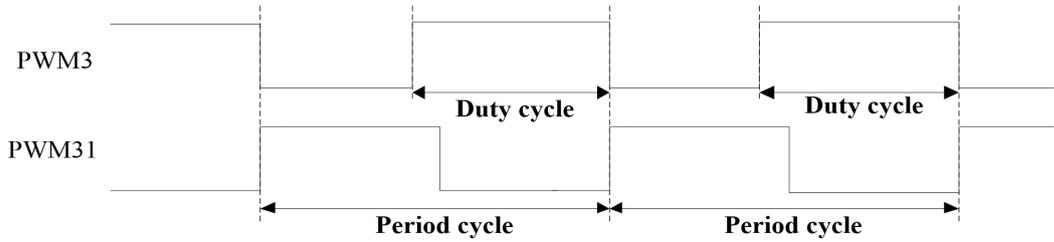
PWM3S=01: PWM3 和 PWM31 工作于独立模式 PWM3 为高有效, PWM31 为低有效



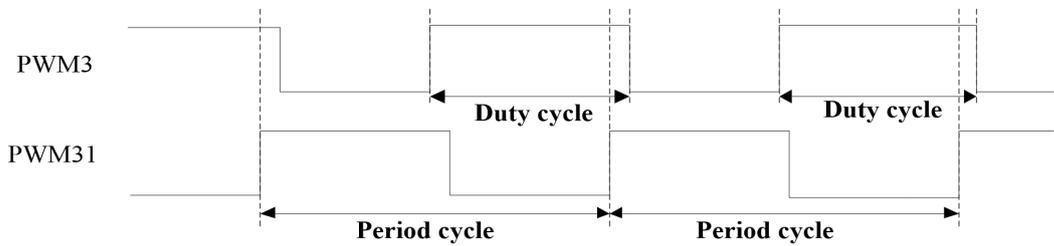
PWM3S=10: PWM3 和 PWM31 工作于互补模式且 PWM3 为低有效, PWM31 为高有效



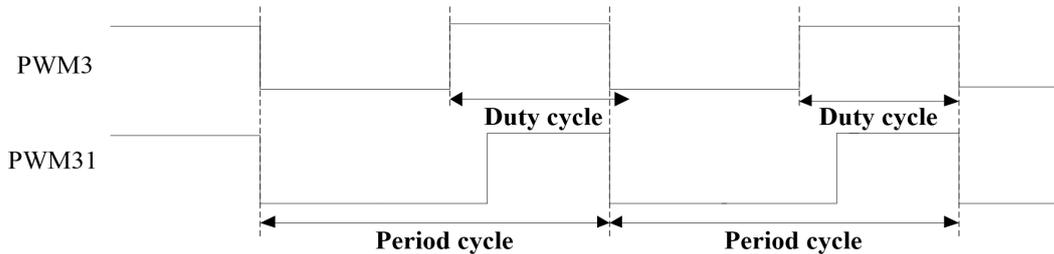
PWM3S=10: PWM3 和 PWM31 工作于独立模式且 PWM3 为低有效, PWM31 为高有效



PWM3S=11: PWM3 和 PWM31 工作于互补模式且 PWM3 和 PWM31 均为低有效



PWM3S=11: PWM3 和 PWM31 工作于独立模式且 PWM3 和 PWM31 均为低有效



9.2.2 PWM3 周期、占空比、死区寄存器

PWM3 周期寄存器: PWM3P

56h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWM3P	PWM3P[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

周期修改都只会在下一个 PWM 周期才会生效。

$\text{PWM3 周期} = [\text{PWM3P}] * \text{PWM3 工作时钟源周期}$

PWM3 占空比寄存器: PWM3D

57h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWM3D	PWM3D [7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

注：修改 PWM3 占空比寄存器，操作类似修改 PWM3 周期寄存器，修改都在下一个周期才有效。

$\text{PWM3 占空比} = [\text{PWM3D}] * \text{PWM3 工作时钟周期}$

PWM3 死区时间寄存器: PWM3DT

58h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWM3DT	PWM3DT[7:0]							
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
复位值	0	0	0	0	0	0	0	0

当 PWM3M=1 时，PWM3 工作在 2 路独立模式，此时的死区时间寄存器被用来当做 PWM31 的占空比寄存器，即独立模式的 PWM3 可以产生 2 路周期相同，但占空比可以不同的 PWM 波形。

互补模式下： $\text{PWM3 死区时间} = [\text{PWM3DT}] * \text{PWM3 工作时钟周期}$

互补模式下：死区时间必须小于占空比时间，死区时间与占空比时间的和必须小于 PWM3 周期

独立模式下： $\text{PWM31 占空比时间} = [\text{PWM3DT}] * \text{PWM3 工作时钟周期}$

10 LVD/CMP

芯片内置比较器 CMP，包括 VDD 内部分压电路 VLVD 和 1.2V VBG 电路。可选择 VLVD 与 1.2V VBG 电路进行比较，或 VLVD 与端口（PB2,PB4,PB5）输入电压进行比较，或 VLVD 与端口（PB1）进行比较，或端口（PB1）与端口(PB2,PB4,PB5)进行比较。比较器输出电平的上升沿或下降沿将产生比较器中断请求。

通过设置 CMPEN 可以开启或关闭比较器，通过 CPPIS 选择 VLVD、或 PB1 输入电压作为比较器正输入端的信号源，通过 CPNIS 选择 1.2V VBG、或 端口（PB2,PB4,PB5）输入电压作为比较器负输入端的信号源，通过 CMPOF 读取比较器的输出状态。

开启比较器后选择端口作为输入时，对应端口的数字 I/O 功能将自动关闭。关闭比较器后端口自动恢复数字 I/O 功能。

比较器 CMP 可实现低电压检测功能，即将 VDD 通过电阻产生的多路分压信号 VLVD 与内部 1.2V VBG 进行比较，当选定的分压信号低于 1.2V VBG 时，则表示 VDD 电压低于分压信号对应的比较电压，比较器输出将从低电平变为高电平，输出状态位改变并产生 CMP 中断，从而可检测到低电压。

CMP控制寄存器

08h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PCON	CMPOF	LVDSEL5	LVDSEL4	LVDSEL3	LVDSEL2	LVDSEL1	LVDSEL0	CMPEN
R/W	R	R/W	R/W	RW	R/W	R/W	R/W	R/W
POR的值	1	0	0	0	0	0	0	0

Bit [7] CMPOF:比较器输出状态位

1: 比较器正输入>比较器负输入

0: 比较器正输入<比较器负输入

注：比较器输出状态位CMPOF在关闭比较器状态下默认为1。

Bit [6: 1] LVDSEL: $V_{\text{internal R}}$ 电压选择位(检测端口时)/内部参考电压（检测 VDD 时）

000000:	1.41v /4.267v
000001:	1.56v /3.840v
000010:	1.72v/ 3.491v
000011:	1.88v /3.200v
000100:	2.03v /2.954v
000101:	2.19v /2.743v
000110:	2.34v /2.560v
000111:	2.50v/ 2.400v
001000:	2.66v /2.259v
001001:	2.81v /2.133v
001010:	2.97v/ 2.021v
001011:	3.13v/ 1.920v
001100:	3.28v /1.829v
001101:	3.44v/ 1.745v
001110:	3.59v /1.670v
001111:	3.75v /1.600v
010000:	0.21v/ **
010001:	0.42v /**
010010:	0.63v /**
010011:	0.83v/**
010100:	1.04v /**
010101:	1.25v /4.8v

010110:	1.46v / 4.114v
010111:	1.67v / 3.6v
011000:	** / **
011001:	2.08v / 2.88v
011010:	2.29v / 2.618v
011011:	** / **
011100:	2.71v / 2.215v
011101:	2.92v / 2.057v
011110:	** / **
011111:	3.33v / 1.8v
100000:	1.13v / **
100001:	1.25v / **
100010:	1.38v / 4.364v
100011:	1.50v / 4.000v
100100:	1.63v / 3.692v
100101:	1.75v / 3.429v
100110:	** / **
100111:	2.00v / 3.000v
101000:	2.13v / 2.824v
101001:	2.25v / 2.667v
101010:	2.38v / 2.526v
101011:	** / **
101100:	2.63v / 2.286v
101101:	2.75v / 2.182v
101110:	2.88v / 2.087v
101111:	3.00v / 2.000v
110000:	0.16v / **
110001:	0.31v / **
110010:	0.47v / **
110011:	0.63v / **
110100:	0.78v / **
110101:	0.94v / **
110110:	1.09v / **
110111:	** / **
111000:	** / **
111001:	** / **
111010:	** / **
111011:	** / **
111100:	** / **
111101:	** / **
111110:	** / **
111111:	** / **

Bit [0] CMPEN: 比较器 CMP

1: 开启比较器

0: 关闭比较器

CMP控制寄存器

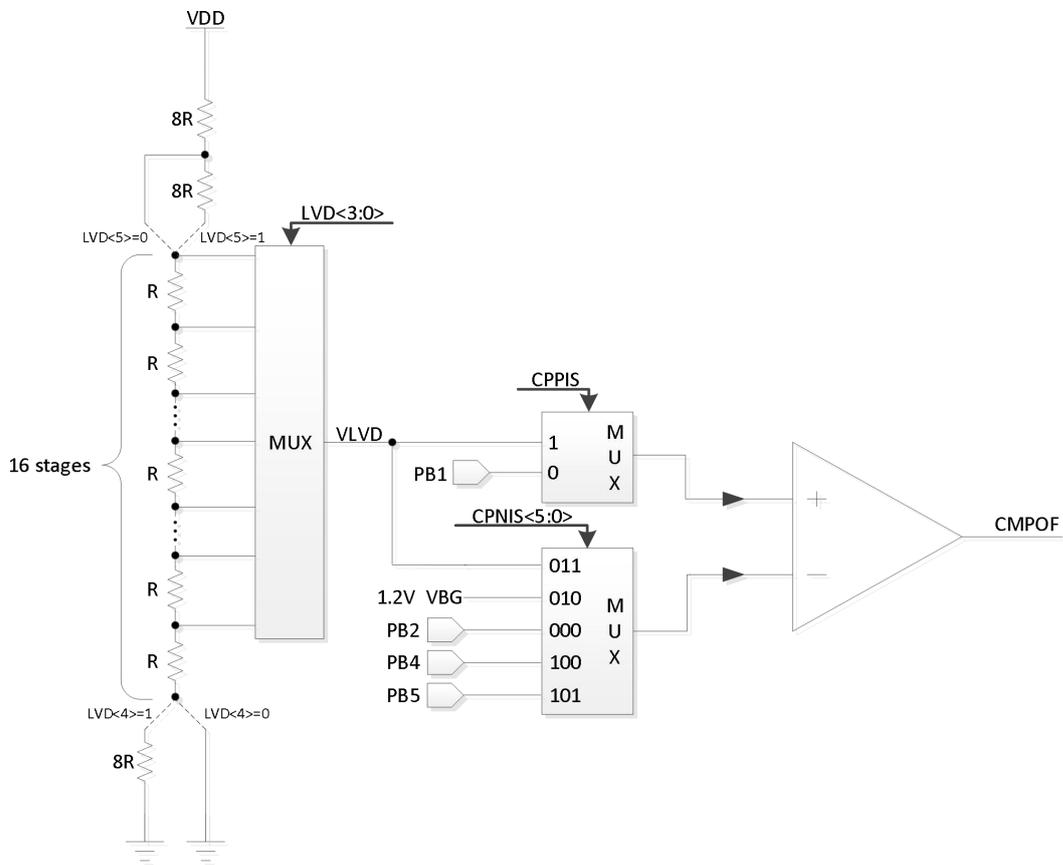
51h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CMPCR	CPNIS[2:0]			COEN	CMPWK	CMPIE	CMPIES	CPPIS
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	0	0	0	0	0	0	0	0

- Bit [7:5] CPNIS[2:0]: 比较器负端输入选择
- 000: PB2
 - 001: 保留
 - 010: 内部 1.2v band-gap 参考电压
 - 011: $V_{\text{internal R}}$
 - 100: PB4
 - 101: PB5
 - 11X: 保留
- Bit [4] COEN:比较器输出使能位
- 0: 禁用
 - 1: 使能
- Bit [3] CMPWK:CMP 唤醒使能位
- 0: 屏蔽 CMP 唤醒
 - 1: 使能 CMP 唤醒
- Bit [2] CMPIE: CMP 中断使能位
- 0: 屏蔽 CMP 中断
 - 1: 使能 CMP 中断
- Bit [1] CPIES: CMP 中断触发方式选择位
- 0: CMP 输出下降沿触发
 - 1: CMP 输出上升沿触发
- Bit [0] CPPIS: 比较器正相输入端信号选择位
- 0: 选择内部参考电压
 - 1: 选择端口 PB1

注:

比较器开启 (CMPEN=1) 后, 若比较器负端选择 PB2, PORTB3 的输入使能自动关闭 (当该端口输入为高时, 判断不到高电平); 若比较器负端选择内部 1.2v band-gap 参考电压, 则 PORTB4 的输入使能将自动关闭, 使用时请注意。

LVD/CMP 电路框图如下：



11 RFC功能

RFC 功能包含 rc 振荡电路和 8 bit 计数器 (Timer1) 去计算相对于参考电阻的温湿度电阻, 电路图如下:

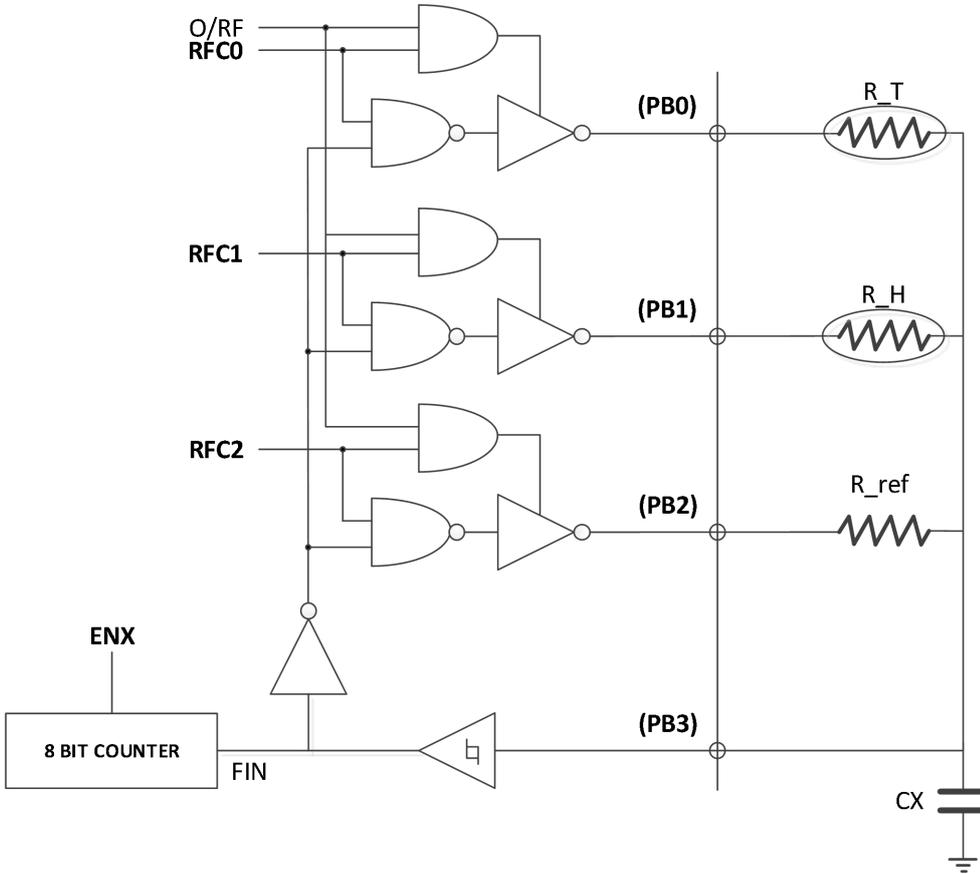


图13-1 RFC功能框图

R-T 为温敏电阻

R-H 为湿敏电阻

R-ref 为参考精度电阻

我们可以用 Timer1 单独来计算这些电阻的频率, 根据如下的公式:

$$N=KRC \quad (K \text{ 为充放电系数})$$

以温度电阻为例:

在同样的时间内对不同的电阻 (温度电阻和参考电阻) 会得到不同的计数值 N

$$N_T=KR_T C; \quad N_{REF}=KR_{REF} C;$$

$$N_T / N_{REF} = R_T / R_{REF}$$

所以, 不同的计数比即等于电阻比率。由于参考电阻 R_{REF} 的电阻值是预先知道的, 所以按照计数比率即可换算出 R_T 的电阻。再根据 R_T 的电阻值查表获得温度。

RFC 控制寄存器:

40h	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RFC_CTRL	GP	GP	GP	TM1CLKIO	RFCEN	RFC2	RFC1	RFC0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
POR的值	0	0	0	0	0	0	0	0

Bit [4] TM1CLKIO: Timer B 时钟源是否来自 IO (RFC 功能)

1 = Timer 1 时钟源来自端口 PORTB[3]

0 = Timer 1 时钟源取决于 TICK[1:0]

Bit [3] **RFCEN**: RFC 使能寄存器

1 = RFC 功能使能

0 = RFC 功能禁止

注：当使能该位时，硬件将 PB3 设置为模拟输入。

Bit [2:0] **RFC[2:0]**: RFC[2:0]端口输出使能寄存器（RFCEN 有效时，此位才有效）

1 = RFC 端口输出使能（PB[2:0]配置为输出）

0 = RFC 端口输出禁止

12 指令表

助记符	操作数	说明	周期数	14 位操作码	受影响的状态位
ADDWF	f,d	W 和 f 相加	1	01 1110 dfff ffff	C, DC, Z
ADCWF	f,d	F+W+C	1	00 0110 dfff ffff	C, DC, Z
ADDLW	k	将立即数和 W 相加	1	00 1000 kkkk kkkk	C, DC, Z
SUBWF	f,d	f 减去 W	1	01 1011 dfff ffff	C, DC, Z
SBCWF	f,d	f-W-C	1	00 0111 dfff ffff	C, DC, Z
SUBLW	k	立即数减去 W	1	00 1010 kkkk kkkk	C, DC, Z
DAW	-	W 寄存器值进行 BCD 调整	1	00 0000 0000 0101	C, DC
DSW	-	W 寄存器减法 BCD 调整	1	00 0000 0000 0110	C, DC
ANDWF	f,d	W 和 f 作逻辑与运算	1	01 1100 dfff ffff	Z
ANDLW	k	立即数和 W 作逻辑与运算	1	00 1110 kkkk kkkk	Z
IORWF	f,d	W 和 f 作逻辑或运算	1	01 1101 dfff ffff	Z
IORLW	k	立即数和 W 作逻辑或运算	1	00 1111 kkkk kkkk	Z
XORWF	f,d	W 和 f 作逻辑异或运算	1	01 1111 dfff ffff	Z
XORLW	k	立即数和 W 作逻辑异或运算	1	00 1101 kkkk kkkk	Z
COMF	f,d	f 取反	1	01 0000 dfff ffff	Z
CLRW	-	将 W 清零	1	01 1000 0000 0000	Z
CLRF	f	将 f 清零	1	01 1000 1fff ffff	Z
INCF	f,d	f 加 1	1	01 0011 dfff ffff	Z
INCFSZ	f,d	f 加 1, 为 0 则跳过	1(2)	01 0110 dfff ffff	-
DECF	f,d	f 减 1	1	01 1010 dfff ffff	Z
DECFSZ	f,d	f 减 1, 为 0 则跳过	1(2)	01 0010 dfff ffff	-
BCF	f,d	将 f 中的 d 位清 0	1	11 11bb bfff ffff	-
BSF	f,d	将 f 中的 d 位置 1	1	11 10bb bfff ffff	-
BTFSC	f,d	检测 f 中的 d 位, 为 0 则跳过	1(2)	11 01bb bfff ffff	-
BTFSS	f,d	检测 f 中的 d 位, 为 1 则跳过	1(2)	11 00bb bfff ffff	-
MOVWF	f	将 W 的内容传送到 f	1	01 1001 1fff ffff	-
MOVF	f,d	将 f 的内容送到目标寄存器	1	01 0001 dfff ffff	Z
MOVLW	k	将立即数 k 传送到 W	1	00 0100 kkkk kkkk	-
RLF	f,d	对 f 执行带进位的循环左移	1	01 0100 dfff ffff	C
RRF	f,d	对 f 执行带进位的循环右移	1	01 0101 dfff ffff	C
SWAPF	f,d	将 f 的两个半字节进行交换	1	01 0111 dfff ffff	-
CALL	k	调用子程序	2	10 1kkk kkkk kkkk	-
GOTO	k	无条件跳转	2	10 0kkk kkkk kkkk	-
RETFIE	-	从中断返回	2	00 0000 0000 0001	GIE
RETURN	-	从子程序返回	2	00 0000 0000 0010	-
RETLW	k	返回时将立即数传送到 W	2	00 0001 kkkk kkkk	-
CLRWDI	-	清零看门狗定时器	1	00 0000 0000 0100	TO, PD
SLEEP	-	进入待机模式	1	00 0000 0000 0011	TO, PD
NOP	-	空操作	1	00 0000 0000 0000	-

13 电气特性

◆ 极限参数

储存温度.....	-50°C ~125°C
工作温度.....	-40°C ~85°C
电源供应电压.....	VSS-0.3V~VSS+6.0V
端口输入电压.....	VSS-0.3V~VDD+0.3V
流过 VDD 最大电流.....	100mA
流过 GND 最大电流.....	150mA

◆ 直流特性

符号	参数	测试条件		最小值	典型值	最大值	单位
		VDD	条件 (常温25°C)				
VDD	工作电压	—	F _{CPU} = 0~8MHz	3.2	—	5.5	V
			F _{CPU} = 0~4MHz	1.8	—	5.5	
			F _{CPU} = 0~2MHz	1.6	—	5.5	
			F _{CPU} = 0~1MHz	1.6	—	5.5	
			F _{CPU} = 0~455KHz	1.6	—	5.5	
			F _{CPU} = 0~32KHz	1.6	—	5.5	
I _{DD1}	工作电流	3V	F _{CPU} = 8MHz, 2T,	—	1.0	—	mA
		5V	WDT禁止, 无负载	—	2.0	—	mA
I _{DD2}	工作电流	3V	F _{CPU} = 4MHz, 2T	—	0.8	—	mA
		5V	WDT禁止, 无负载	—	1.5	—	mA
I _{DD3}	工作电流	3V	F _{CPU} = 4MHz, 4T	—	0.5	—	mA
		5V	WDT禁止, 无负载	—	0.9	—	mA
I _{DD4}	工作电流	3V	F _{CPU} = 32KHz, 4T,	—	7	—	μA
		5V	WDT禁止, 无负载	—	10	—	μA
I _{DD5}	工作电流	—	VDD<BOR档位	—	—	1	μA
I _{sb1}	静态电流	3V	休眠模式, WDT使能, 无负载	—	5	—	μA
		5V		—	15	—	μA
I _{sb2}	静态电流	3V	休眠模式, WDT禁止, 无负载	—	—	1	μA
		5V		—	—	1	μA
I _{LC}	端口输入漏电流	3V	端口输入模式, V _{IN} =VDD或 GND	-1	0	1	μA
		5V	端口输入模式, V _{IN} =VDD或 GND	-1	0	1	μA
V _{IL1}	输入低电平	5V	非施密特输入口		0.3VDD		V
V _{IH1}	输入高电平	5V			0.3VDD		V
V _{IL2}	输入低电平	5V	施密特输入口		0.3VDD		V
V _{IH2}	输入高电平	5V			0.7VDD		V
I _{OL1}	输出灌电流	5V	输出口, V _{out} =VSS+0.5V	19	21	24	mA
I _{OH1}	输出拉电流	5V	输出口, V _{out} =VDD-0.5V	11	13	16	mA
R _{PH1}	内部上拉电阻	5V	可编程上拉电阻	-	250	-	kΩ
R _{PD}	内部下拉电阻	5V	可编程下拉电阻	-	250	-	kΩ
V _{BOR}	低电压复位	—	-	-0.2	所选BOR	+0.2	V

LVD	低电压检测	—	-	-5%	所选LVD	+5%	V
V _{POR}	上电复位电压	—	-	-10%	1.2	+10%	V

注意：如无另外说明，以上数据测试条件均为 VDD=5V、常温 25°C。

◆ AC 特性：

参数	符号	条件	最小值	典型值	最大值	单位
内部 RC16M 启动时间	T _{set1}	常温, VDD=5V	-	-	5	μs
内部 RC32K 启动时间	T _{set2}	常温, VDD=5V	-	-	150	μs
内部高频 RC 频率精度	F _{IRC1}	VDD=1.8V~5.5V, 25°C	16(1-1%)	16	16(1+1%)	MHz
内部高频 RC 频率精度	F _{IRC2}	VDD=5.0V, -40°C ~+85°C	16(1-2.5%)	16	16(1+2.5%)	MHz
内部低频 RC 频率精度	F _{WRC1}	VDD=1.8V~5.5V, 25°C	-25%	32	+25%	KHz
内部低频 RC 频率精度	F _{WRC2}	VDD=5.0V, -40°C ~+85°C	-25%	32	+25%	KHz
复位脉冲时间	T _{MCLR_B}	常温, VDD=5V	200	-	-	μs

◆ 其他特性：

1、Latch_up: CLASS I

CMP 特性参数

VDD=5V, T=25°C

参数	符号	条件	最小值	典型值	最大值	单位
CMP 有效工作电压	V _{CMP}	T=-40°C~85°C	2.0	-	5.5	V
工作电流	I _{CMP}		-	10		μA
输入失调电压	V _{offset}			10	20	mV
输入共模电压	V _{com}		0	-	VDD-0.7	V
输出回滞电压	V _{hys}		5	12	30	mV
响应时间	T _{RESP}			100	500	ns
比较器模式改变稳定时间	CP _{mc}		2.125	2.5	7.5	us
比较器电流消耗	CP _{cs}	VDD=3.3.V		20		ua

14 开发工具

14.1 OTP 烧录器 (HC-PM18)

- PM18: 支持 HC18 系列 MCU 大批量的脱机烧录。

注:

详情请参考 HC-PM18 用户手册。

14.2 HC-IDE

Holychip 8 位单片机的集成开发环境 HC-IDE 包括编译器、HC-PM18 下载烧录软件。

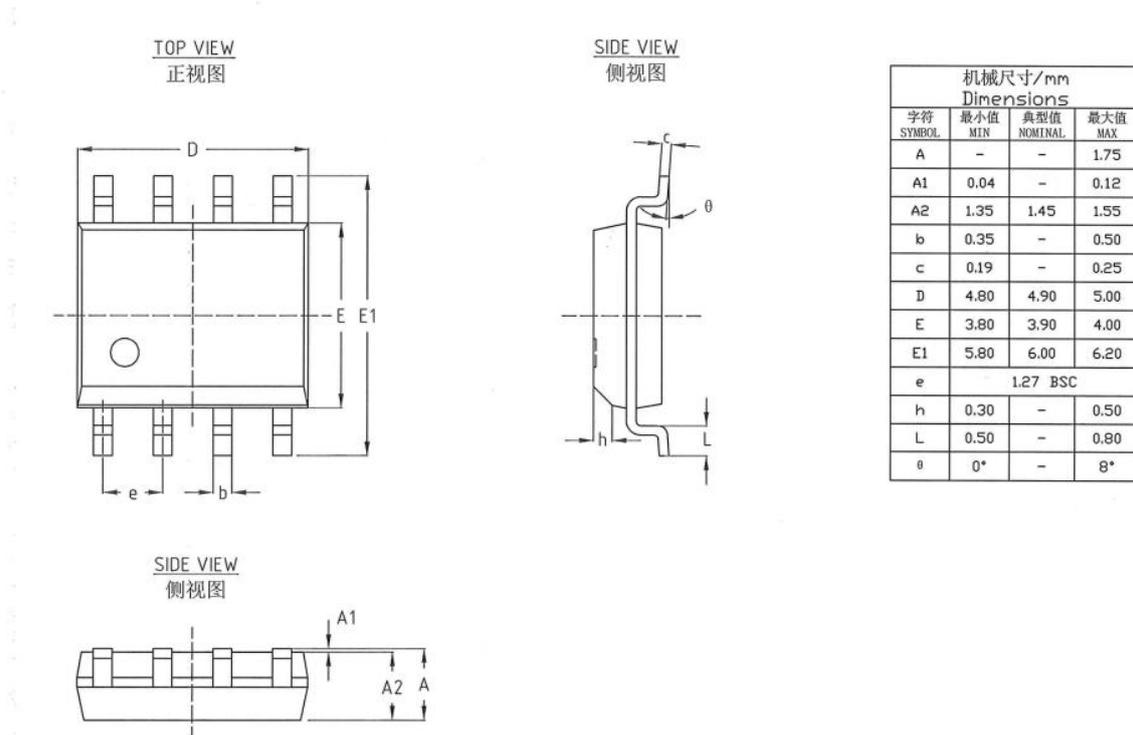
- HC-IDE: HC-IDE V3.0.x.x(支持汇编/C 语言)

注:

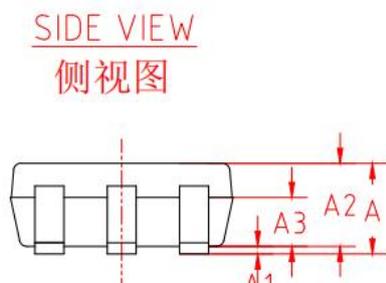
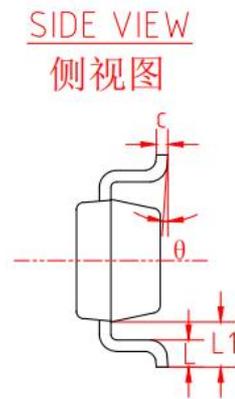
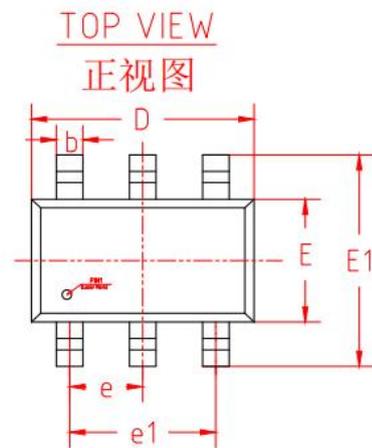
- 1、详情请参考 HC-IDE 用户手册。
- 2、IDE 更新请关注芯圣官网：<http://www.holychip.cn/>

15 封装信息

15.1 SOP8



15.2 SOT23-6



机械尺寸/mm Dimensions			
字符 SYMBOL	最小值 MIN	典型值 NOMINAL	最大值 MAX
A	-	-	1.25
A1	0.04	-	0.12
A2	1.00	1.10	1.20
A3	0.60	0.65	0.70
b	0.33	-	0.50
c	0.14	-	0.20
D	2.82	2.92	3.02
E	1.50	1.60	1.70
E1	2.60	2.80	3.00
e	0.95 BSC		
e1	1.90 BSC		
L1	0.59 REF		
L	0.35	0.45	0.60
θ	0°	-	8°

16 数据手册版本修正记录

版本	日期	描述
Ver1.00	2022-04-16	初版
Ver1.01	2022-11-25	增加SOT23-6相关信息
Ver1.02	2022-12-16	增加休眠模式下和LVD使用时的注意事项
Ver1.03	2023-06-09	修改电气特性中，Fcpu在不同工作频率的最小工作电压点
Ver1.04	2023-06-30	增加VPP和VDD避免同时上电的注意事项；增加Bor误复位注意事项
Ver1.05	2024-04-19	5.4章节，修改sleep唤醒说明和相应代码

HOLYCHIP 公司保留对以下所有产品在可靠性、功能和设计方面的改进作进一步说明的权利。HOLYCHIP 不承担由本手册所涉及的产品或电路的运用和使用所引起的任何责任，HOLYCHIP 的产品不是专门设计来应用于外科植入、生命维持和任何 HOLYCHIP 产品产生的故障会对个体造成伤害甚至死亡的领域。如果将 HOLYCHIP 的产品用于上述领域，即使这些是由 HOLYCHIP 在产品设计和制造上的疏忽引起的，用户应赔偿所有费用、损失、合理的人身伤害或死亡所直接或间接所产生的律师费用，并且用户保证 HOLYCHIP 及其雇员、子公司、分支机构和销售商与上述事宜无关。

芯圣电子

2022 年 04 月